Professional Multi-Effect Processer





■ CONTENTS (目次)

SPECIFICATIONS (総合任禄)····································
CIRCUIT BOARD LAYOUT & WIRING (ユニットレイアウト&結線図) 4
PANEL LAYOUT (パネルレイアウト) 6
BLOCK DIAGRAM (ブロックダイアグラム) 7
DIMENSIONS (寸法図)········7
LSI DATA TABLE (LSI端子機能表)····································
IC BLOCK DIAGRAM (ICブロック図) ·······12
DISASSEMBLY PROCEDURE (分解手順)·······15
CHECKS & ADJUSTMENTS (検査と調整)················ 18/20
MIDI DATA FORMAT (MIDIデータフォーマット)···········22/31
DIGITAL I/O MODE (デジタル I/O モード)
INPUT MODE (インプットモード)38
EFFECT MODE (エフェクトモード)39
MIDI IMPLEMENTATION CHART 40
CIRCUIT BOARDS (シート基板図) ·························42
TEST PROGRAM (テストプログラム)50
PARTS LIST

IMPORTANT NOTICE

This manual has been provided for the use of authorized Yamaha Retailers and their service personnel. It has been assumed that basic service procedures inherent to the industry, and more specifically Yamaha Products, are already known and understood by the users, and have therefore not been restated.

WARNING:

Failure to follow appropriate service and safety procedures when servicing this product may result in personal injury, destruction of expensive components and failure of the product to perform as specified. For these reasons, we advise all Yamaha product owners that all service required should be performed by an authorized Yamaha Retailer or the appointed service representative.

IMPORTANT: The presentation or sale of this manual to any individual or firm does not constitute authorization, certification, recognition of any applicable technical capabilities, or establish a principle-agent relationship of any form.

The data provided is believed to be accurate and applicable to the unit(s) indicated on the cover. The research, engineering, and service departments of Yamaha are continually striving to improve Yamaha products. Modifications are, therefore, inevitable and changes in specification are subject to change without notice or obligation to retrofit. Should any discrepancy appear to exist, please contact the distributor's Service Division.

WARNING:

Static discharges can destroy expensive components. Discharge any static electricity your body may have accumulated by grounding yourself to the ground buss in the unit (heavy gauge black wires connect to this buss).

IMPORTANT: Turn the unit OFF during disassembly and parts replacement. Recheck all work before you apply power to the unit.

This product uses a lithium battery for memory back-up.

WARNING: Lithium batteries are dangerous because they can be exploded by improper handling. Observe the following precautions when handling or replacing lithium batteries.

- Leave lithium battery replacement to qualified service personnel.
- Always replace with batteries of the same type.
- When installing on the PC board, solder using the connection terminals provided on the battery cells. Never solder directly to the cells. Perform the soldering as quickly as possible.
- Never reverse the battery polarities when installing.
- Do not short the batteries.
- Do not attempt to recharge these batteries.
- Do not disassemble the batteries.
- Never heat batteries or throw them into fire.

ADVARSEL!

Lithiumbatteri. Eksplosionsfare.

Udskiftning må kun foretages af en sagkyndig, og som beskrevet i servicemanualen.

■ SPECIFICATIONS

ELECTRICAL CHARACTERISTICS
FREQ. RESPONSE
DYNAMIC RANGE
DISTORTION

INPUT

NUMBER OF CHANNEL NOMINAL LEVEL IMPEDANCE LEVEL CONTROL

A/D CONVERSION

NUMBER OF CHANNELS SAMPLING FREQ. QUANTIZATION

D/A CONVERSION

NUMBER OF CHANNELS SAMPLING FREQ. QUANTIZATION

OUTPUT

NUMBER OF CHANNEL NOMINAL LEVEL IMPEDANCE

MEMORY

PRESETS (ROM) USER MEMORY (RAM)

MIDI CONTROL

FRONT PANEL

CONTROLS KEYS

DISPLAY

CONNECTORS

REAR PANEL CONNECTORS

SWITCH

GENERAL

POWER SUPPLY

DIMENSIONS (WXHXD)

20Hz ~ 20kHz 90dBm (TYPICAL) 0.03% (@1kHz)

UNBALANCED X2(PHONE JACK) +4/-20dBm SWITCHABLE 50KΩ (STEREO-IN), 25KΩ (MONO) ROTARY CONTINUOUS

2 (AD CONVERTER X1) 44.1 KHz (EXCEPT D-IN)

16bits

16bits

2 44.1KHz (EXCEPT D-IN)

UNBALANCED X2(PHONE JACK) +4/-20dBm SWITCHABLE

220Ω

1 ~40 41 ~99

PROGRAM CHANGE (MEMORY SELECT)
NOTE ON (MIDI BASE KEY SELECT)
CONTROL CHANGE

BUKDUMP & LOAD (PARAMETER DUMP)

INPUT LEVEL PARAM. INC/DEC, PARAMETER, SCROLL BACK,

LEVEL, EQ. INT. PARAM, EXT CTRL ASSIGN

SOTRE, MEMORY INC/DEC, RECALL, UTILITY, TRIGGER, BYPASS

16 CHARA. X2 LINE LCD 2 DIGIT 7 SEGMENT LED (MEM#)

2 ch. 8 SEGMENT LED (MEM#)

2 ch. 8 SEGMENT LED (LEVEL METER)

EXT CTRL/FOOT VOL JACK X2

INPUT (PHONE JACK X 2) OUTPUT (PHONE JACK X 2)

MIDI IN, THRU/OUT (DIN 5P X 2)
DIGITAL I/O (DIP 8P X 2)
TRIGGER1 SW (PHONE JACK)
TRIGGER2 SW (ANALOG) (PHONE JACK)
MEMORY INC/DEC (PHONE JACK)
BYPASS (PHONE JACK)
INPUT/OUTPUT LEVEL SW

MIDI THRU/OUT SW TRIGGER2 (ANALOG) LEVEL SW

US & CANADA: 120V, 60Hz, 22W GENERAL: 220-240V, 50/60Hz, 22W 480 X 45.2 X 315 (mm)

• 0dB = 0.775Vr.m.s

■ 総合仕様

電気的性能	-
周波数特性 ダイナミック レンジ 歪 率	20Hz~20KHz 90dBm(ディレイモード, TYPICAL 0.03%(@1KHz)
入力	
チャンネル数 入力レベル 入力インピーダンス	2ch +4/-20dBm 50K Ω
出力	200-300-700 s of the 2
チャンネル数 出力レベル 出力インピーダンス	2ch +4/-20dBm 220 Ω
AD/DA 変換	
チャンネル数 サンプリング周波数 量子化ビット数	2ch 44.1KHz(EXT CLK使用の時を除く) 16ビット (エンファシス50μs/15μs)
デジタル入/出力	
フォーマット コネクター	ヤマハフォーマット(24ビット2ch) 8 ピンDIN
メモリー	
プリセットプログラム ユーザプログラム	1 ~40 41~99
MIDIコントロール	
プログラムチェンジ ノートオン コントロールチェンジ バルクダンプ	メモリーセレクト ピッチセレクト パラメータコントロール メモリーパラメータ送/受信 プログラムチェンジ対応表 コントロールアサインテーブル ユーザ・ERパターン システムセットアップデータ
フロントパネル	/
コントロール キー	インプットレベル パラメータ△▽、SCROLL BACK PARAM、EQ、INT. PARAM、 LEVEL、EXTCTRL ASSIGN、メ モリー△▽、RECALL、UTILITY TRIGGER、BYPASS
表示	16文字×2 行LCD(LED照明付き) 2桁7セグメントLED(メモリーナンバー) 2ch 8素子LED(レベルメータ) 4素子LED(入力モード表示)

3素子LED(デジタルI/Oモード表示)

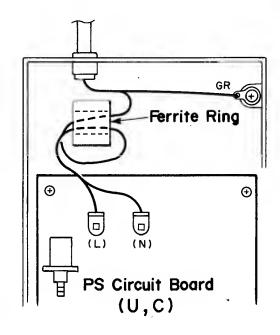
外部コントローラー 用ジャック×2

リアパネル	
コネクター	INPUT L/R(ホーンジャック×2)
	OUTPUT L/R(ホーンジャック×2)
•	MIDI IN, THRU/OUT
	$(5P DIN \times 2)$
	DIGITAL I/O(8P DIN \times 2)
	TRIGGER2(ANALOG)
	(ホーンジャック)
	TRIGGER 1 (SW)
	(ホーンジャック)
	MEMORY INC/DEC
	(ホーンジャック)
	BYPASS(ホーンジャック)
スイッチ	インプットレベルスイッチ
	アウトプットレベルスイッチ
	MIDI THRU/OUTスイッチ
	トリガー2(ANALOG)
	レベルスイッチ
電源、消費電力	
	AC100V,18W
ì	AC120V, 22W
	AC220V-240V, $22W$
寸法	
	480(H) ×45.2(H) ×315(D)
重量	
	3.7kg

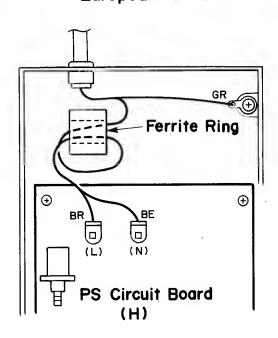
コネクター

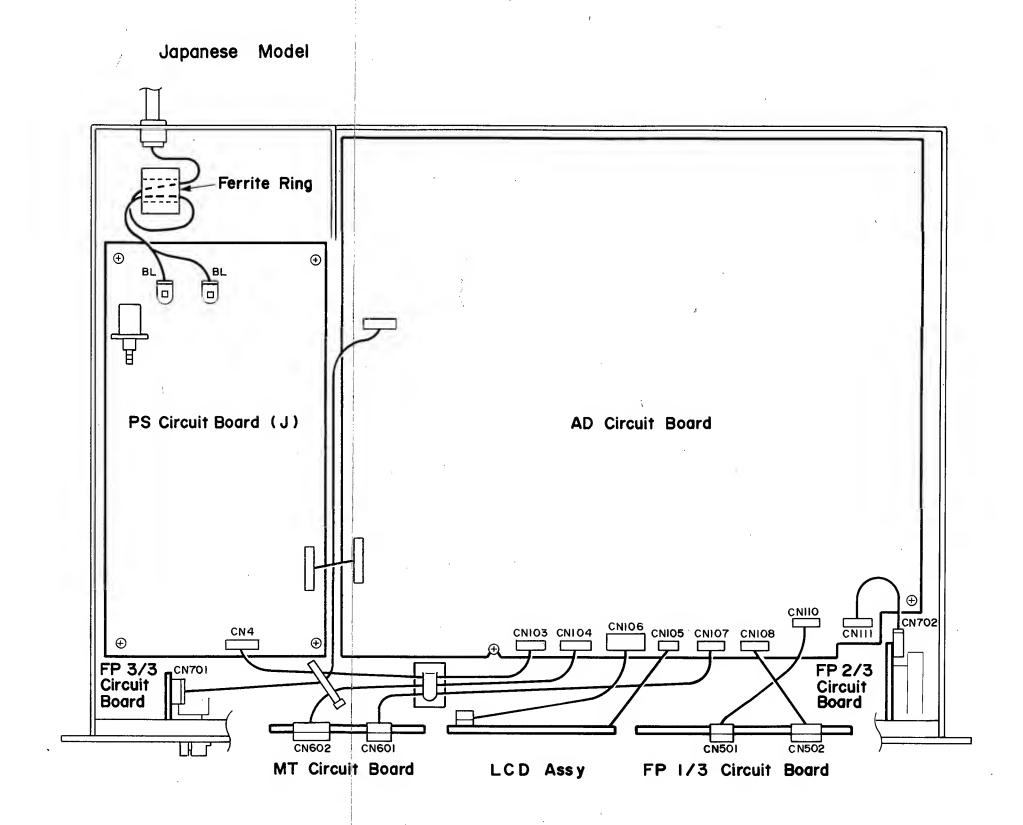
■ CIRCUIT BOARD LAYOUT & WIRING (ユニットレイアウト&結線図)

U. S. & Canadian Models

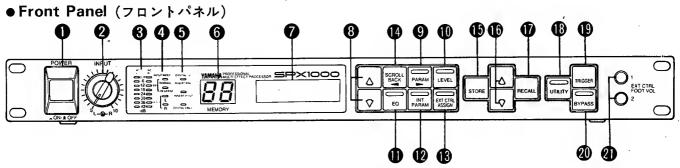


European Model





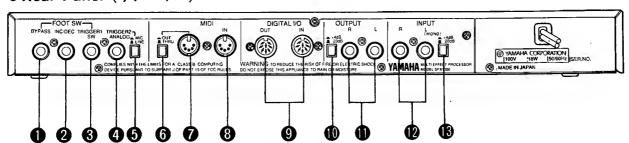
■ PANEL LAYOUT (パネルレイアウト)



- **1** POWER ON/OFF Switch
- **2** INPUT Level Controls
- **3** INPUT Level Meter
- **4** INPUT MODE Indicators
- **6** DIGITAL I/O Indicators
- 6 LED Memory Number Display
- **7** LCD
- 8 Parameter △ and ♥ Keys
- **9** PARAM Key
- 10 LEVEL Key
- **1** EQ Key
- **10** INT PARAMETER Key
- ® EXT CTRL ASSIGN Key
- **●** SCROLL BACK Key
- **©** STORE Key
- Program Select △ and ♡ Keys
- **®** RECALL Key
- (B) UTILITY Key
- TRIGGER Key
- **10** BYPASS Key
- 2 EXT CTRL/FOOT VOL 1 and 2 Jacks

- POWER スイッチ
- 2 INPUTレベルコントロール
- ③INPUTレベルメーター
- 4 INPUT &-FLED
- ⑤デジタルI/OモードLED
- 6 MEMORY No. ディスプレイ
- 1 LCD
- ❸ PARAMETER アップ/ダウンキー
- **9** PARAMETER ≯-
- LEVEL/BALANCE 設定キー
- ●EQキー
- **❷**INT PARAMETER **+**−
- **®**EXT CTRL ASSIGN ≯-
- **●**SCROLL BACK +-
- **●**STORE +-
- **⑥**メモリー No.アップ/ダウンキー
- **●**RECALL+-
- **⊕**UTILITY +-
- ♠TRIGGER +-
- **❷**BYBASS+−
- ⚠ エクスターナルコントローラー/フットコントローラー入力端子

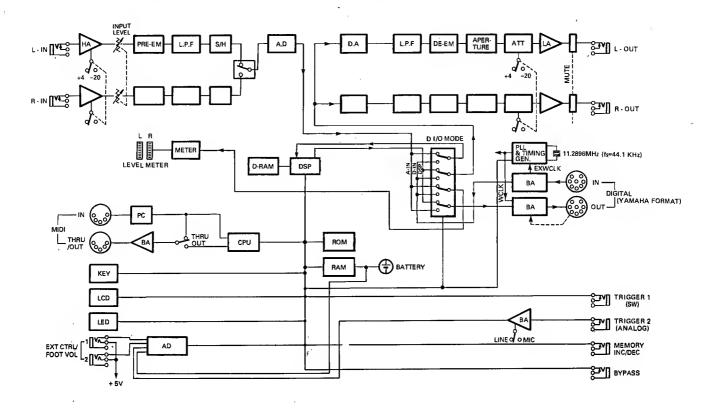
● Rear Panel (リアパネル)



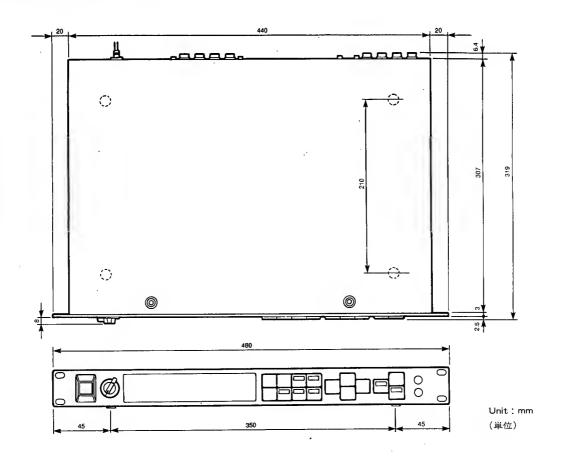
- BYPASS Footswitch Jack
- 2 INC/DEC Footswitch Jack
- 3 TRIGGER 1 SW Footswitch Jack
- **4** TRIGGER 2 ANALOG Jack
- **6** MIC/LINE Switch
- 6 MIDI OUT/THRU Switch
- MIDI OUT/THRU Terminal
- **3** MIDI IN Terminal
- 9 DIGITAL IN and OUT Connectors
- **10** OUTPUT Level Switch
- **1** R & L OUTPUT Connectors
- **1** L (MONO) & R INPUT Connectors
- 18 INPUT Level Switch

- ●バイパス用フットSW端子
- 2 MEMORY NO切替用フットSW端子
- ❸ TRIGGER 用フットSW 端子
- 4アナログトリガー端子
- ⑤アナログトリガーレベル切替スイッチ
- ⑥ MIDI OUT/THRU切替スイッチ
- ₱ MIDI OUT or THRU端子
- ⑧ MIDI IN端子
- **9** DIGITAL I/O端子
- ●出力レベル切替スイッチ
- ●出力端子
- 10 入力端子
- ❸ 入力レベル切替スイッチ

■ BLOCK DIAGRAM (ブロックダイアグラム)



■ DIMENSIONS(寸法図)



■LSI DATA TABLE (LSI端子機能表)

• HD63B03P (IG105200) CPU

Pin No.	Name	1/0	Function	Pin No.	Name	I/O	Function '
1	Vss		⁻ Ground	21	Vcc		Power Supply (+5V)
2	XTAL		Clock	22	A15	0	
3	EXTAL		J	23	A14	0	
4	NMI		Non-maskable Interrupt	24	A13	0	
5	IRQ		Interrupt Request	25	A12	0	Address bus
6	RESET		Reset	26	A11	0	(
7	STBY		Stand-by mode Signal	27	A10	0) [
8	P20	1/0		28	A9	0	
9	P21	1/0		29	A8	0	
10	P22	1/0	> Port	30	D7/A7	1/0	
11	P23	1/0		31	D6/A6	1/0	
12	P24	1/0	J	32	D5/A5	1/0	
	A0/P10	1/0		33	D4/A4	1/0	
	A1/P11	1/0		34	D3/A3	1/0	(Data bus /) Address bus
15	A2/P12	1/0		35	D2/A2	1/0	Todia bas // Madress bas
	A3/P13	1/0	Address bus (/ Port)	36	D1/A1	1/0	
	A4/P14	1/0	71001000 000 17 1 0117	37	D0/ <u>A</u> 0	1/0)
	A5/P15			38	R/W	1 1	Read/Write control
		1/0		39	AS	0	Address strobe
20	A7/P17	1/0	J	40	Ε		Enable

• HD63B50P (IG147300) Asynchronous Communications Interface Adapter

Pin No.	Name	1/0	Function	Pin No.	Name	1/0	Function
1	Vss		DC supply 0V	13	R/W	-	Read/Write
2	RXD	1	Receive data	14	E		Enable
3	RXc	1	Receive clock	15	D7	1/0)
4	TXc	0	Transmit clock	16	D6	1/0	
5	RTS	1/0	Request to send	17	D5	1/0	
6	TX_D	0	Transmit data	18	D4	1/0	Data bus
7	IRO	1	Interrupt request	19	D 3	1/0	Data ous
8	CS0	1)	20	D2	1/0	
9	CS2		Chip select	21	D1	1/0	
10	CS1	1	J	22	Do	1/0	J
11	RS	1	Resist select	23	DCD	1	Data carrier detect
12	Vcc		DC supply (+5.0V)	24	CTS	1	Clear to send

• HD63B21P (XB258001) PIA (Peripheral Interface Adapter)

PIN No.	NAME	1/0	FUNCTION	PIN No.	NAME	1/0	FUNCTION
1	Vss		Ground	21	R/W	ı	Read/Write Control
2	PA o)	22	CS_0	1)
3	PA ₁			23	$\overline{CS_2}$	1	Chip Select
4	PA ₂			24	CS ₁	1	
5	PA ₃		Peripheral Data Bus	25	E	1	Enable
6	PA_4		(port A)	26	D_7	1/0)
7	PA ₅			27	D_6	1/0	
8	PA_6			28	D_5	1/0-	
9	PA ₇		J	29	D_4	1/0	Data Bus
10	PB_0)	30	Dз	1/0	Data Bus
11	PB ₁			31	D_2	1/0	
12	PB ₂		11	32	D_1	1/0	
13	PB ₃		Peripheral Data Bus	33	D_0	1/0)
14	PB₄ ·		(port B)	34	RES	1	Reset
15	PB ₅			35	RS_1		Register Select
16	PB ₆			36	RS ₀]) Hogister delect
17	PB ₇		J	37	IRQB		Interrupt request
18	CB ₁		Peripheral Control	38	ĪRQĀ)
19	CB ₂) '	39	CA ₂		Peripheral Control
20	Vcc		DC Supply	40	CA ₁)

• YM3807 (IT380700) Modulation Data Generator

Pin No.	Name	1/0	Function	Pin No.	Name	1/0	Function
1	NC			24	VSS		Power supply ground
2	MDS10	1	Inputs data to add to the wave-	23	CDO	0	CD interface serial data output
3	MDSI1	1	form data inside MOD	22	CDI	1	CD interface serial data intput
4	MDSO0	0	Outputs MOD internal wave-	21	NC		
5	MDSO1	0	form data with the same data format as MDSIO.	20	XCLK	1	CD interface transmission clock input
6	MODO	0		19	XMD	1	Selects 1/16 mode (asynchronous) or 1/1 mode (synchronous) for the CD interface
7	MOD1	0	-	18	CRS	1	CD counter reset
8	MOD2	0		17	CLK	1	3.2MHz
9	морз	0	Outputs waveform data for all channels inside MOD.	16	īC	1	Initial clear
10	MOD4		an chamicis maide MOD.	15	SYNCW	1	Sync signal input. One 64th of the master clock.
11	MOD5	0		14	MOD7	0	Outputs waveform data for all
12	VDD		Power supply +5V	13	MOD6	0	channels inside MOD.

• ADC0844CCN (XC521001) A/D CONVERTER

Pin No.	Name	1/0,	Function	Pin No.	Name	1/0	Function
1	RD	1	Read control	11	D6	1/0	
2	CS	1	Chip select	12.	D5	1/0	Data bus
3	CH1	1)	13	D4	1/0	,
4	CH2	1	Apples in	14	D3/A3	1/0	1
5	СНЗ	1	Analog in	15	D2/A2	1/0	Data bus/Address bus
6	CH4	1	Į)	16	D1/A1	1/0	Data bus/ Address bus
7	AG		Analog ground	17	D0/A0	1/0	J
8	VREF] 1	Reference voltage	18	INTR	0	Interrupt request
9	D7	1/0	Data bus	19	WR	1	Write control
10	DG		Digital ground	20	Vcc	-	Power supply

• YM6104 (XE788A00) DEQ2 (Digital Equalizer 2)

Pin No.	Name	1/0	Function	Pin No.	Name	1/0	Function
1	VDD	ī	+5V	12	Vss		Earth (Ground)
2	XHD	111	Alteration of Sync. (=+5V) or Asynch.	13, 14	SI0, SI1		INPUT for Serial data signal
		1 1	(=0V) for CDI input terminal (Synch:	15, 16	SO0, SO1	0	OUTPUT for Serial data signal
			1:1), Asynch: 16:1)	17	OVF	0	Detector for OVER Flow
3	CRS	1	Initialized Serial Control Interface	18	TEST	1	For test. Normally connecting to +5V
4	CDI	1	Inputs of μ PGM, Para, Ser. Cont.	19	C2	0	Output is delayed Data of 2nd bit of
			Data of Control Reg.				P. Reg. by 1 bit.
5	CDO	0	Outputs of μ PGM, Para, Ser Cont.	20	C1	0	Output is delayed Data of 1st bit of
			Data of Control Reg.				P. Reg. by 1 bit.
6	XCLK	\perp \perp \perp	In/Out clock for CDI & CDO	21	C0	0	Output is delayed Data of 0 bit of
7	TRG	1	Determins transmit timming of PARA.				P. Reg. by 1 bit.
			to Para. Reg. from T BFR.	22	CEMD		+5V: It's necessory to input 2 Byte
8	ESL		Timming determination of data for				for CE to CDI
			External at Ext. Shift CLK				OV: It needs not to have a data for CE
9	ELD	1 1 1	Timming determination of data for				to CDI
			Inner at Ext. Shift CLK	23	IC Sync	1 1	Initialized for DEQ
10	ECLK		Input Shift CLK of IN/OUT SR at Ext	24	Sync		Synchro, signal for system
			Shift CLK				
11	CLK		System Clock			ــــــا	

• YM3934 (XE798A00) PMM 2 (Peak Meter Module 2)

Pin No.	NAME	I/O	FUNCTION	Pin No.	NAME	I/O	FUNCTION
123456789011234567890 111234567890 111234567890	NCC 110 NR110 DBB98 DBB76C 5443210CCCC DBBBNNNNNNNNNNNNNNNNNNNNNNNNNNNNNNN	000000 000000	Meter data output	3345 337339 401443 445 44749 445 449 5515	NC NC DI001 DI002 DI003 DI004 DI005 NC DI006 DI007 DI008 DI009 DI110 NC NC NC		Digital in data
21	OVD OMODE IMODE NC TST Vod Vss ICLK SYNC RST DIEN NC		Overflow data Output mode control Input mode control Test pin Power supply Ground System clock input Synch. pulse Initial reset Digital input enable	53 54 55 55 57 58 59 60 61 62 63 64	HT1 HT0 FT1 FT0 Vss VDD NC C3 C2 C1 C0 NC	0000	Falling and holding times are determined by these inputs. Ground Power supply Channel select

• YM6007 (XF164A00) DSP 2 (Digital Signal Processor 2)

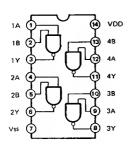
		· · ·	64A00) DSP 2 (Digital Signal				
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1 2 3 4 5	D18 D17 D16 NC V.DD	1/0 1/0 1/0	Data bus Power supply	65 66 67 68 69	NC CDO CDI VDD SIO	0 	Serial control data output Serial control data input Power supply Serial data input (28bit × 4ch)
6 7 8 9 10	D15 NC NC D14 NC D13	1/0		70 71 72 73 74 75	NC SI1 SI2 SO0 NC	0	Serial data input (28bit × 4ch) Serial data input (28bit × 2ch) Serial data output (28bit × 4ch)
12 13 14 15 16	D12 D11 NC D10 NC NC	100		76 77 78 79 80 81	SO1 SO2 SCLK NC NC NC	000	Serial data output (28bit × 4ch) Serial data output (28bit × 2ch) Clock (64bit/sample)
18 19 20 21 22 23 24	D9 D8 D7 NC D6 D5 NC	999 999 999	Data bus	82 83 84 85 86 87 88	NC TRGO TRGI DCLK SYW IC NC	0	Trigger output Trigger input Clock (Master clock × 2) Synch. pulse Initial clear
25 26 27 28	D4 NC D3 NC	1/0	र्स	89 90 91 92 93	MRQ MDA0 NC NC	0	Control data receival Serial mode: Internal registor select Parallel mode: CDI, CDO data format
29 30 31 32 33	D2 D1 D0 <u>NC</u> <u>CAS</u>	10 10 0	CAS control	94 9 5 96	MDA1 MDA2 NC MWE	 	select MD pin input strobe
34 35 36 37	RAS A9 A8 Vss	000	RAS control Address bus Ground	97 98 99 100	MOE MDS MD7 MD6	- - /O /O	MD pin output strobe Communication mode select (0: serial 1: parallel)
38 39 40 41 42 43 44 45	A7 NC A6 . NC A5 NC A4 A3	0 0 00		100 101 102 103 104 105 106 107	NC ND5 NC MD4 NC MD3	1/O 1/O 1/O	Parallel data
46 47 48 49 50 51	NC NC NC NC NC		Address bus	108 109 110 111 112 113	MD2 MD1 MD0 NC NC D27	I/O I/O I/O]
52 53 54 55 56	A2 A1 A0 WE OE	00000	Write control Output enable	114 115 116 117 118	NC D26 NC D25 D24	I/O I/O I/O	
57 58 59 60 61 62	NC DBOE NC TIM1 TST CRS	0 1/0	Memory data bus output enable Timing pulse Test pin Reset (Serial mode:1	119 120 121 122 123 124	NC D23 NC NC D22 Vss	1/0	Memory data Ground
63 64	NC XCLK	ı	Parallel mode: O) Shift clock for serial control data	125 126 127 128	NC D21 D20 D19	I/O I/O I/O	,

• YM3422 (XE862001) ES 1

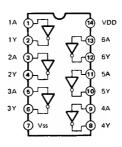
1 2	Vss		0 1				
2	010		Ground	9	MO	1)
2	SIO	1	Serial data input 0	10	M1	T.	Mode select
J	SOO	0	Serial data output 0	11	M2	1 1	Node select
4	BCO	l i l	Clock CHO	12	M3	1 4	IJ
5	wco		W-clock CH1	13	WC1	1	W-clock CH1
6	SI2		Serial data input 2	14	BC1	1 .	Clock CH1
7	SO2	0	Serial data output 2	1 15	SO1	0	Serial data output 1
8	VDD		Power supply	16	SI1	1	Serial data input 1

■ IC BLOCK DIAGRAM (ICブロック図)

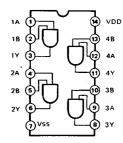
• TC74HC00P (IR000000) Quad 2 Input NAND



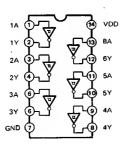
- TC74HCU04 (IG142200)
- TC74HC04P (IR000400) Hex Inverter



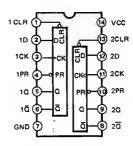
• TC74HC08P (IR000800) Quad 2 Input AND



• TC74HC14P (IR001400) Hex Inverter

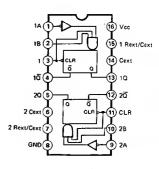


• TC74HC74P (IR007400)
Dual DaType Flip-Flop

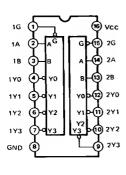


INPUTS				OUTPUTS	
PR	CLR	CLK	D	a	Q
L	н	x	x	н	L
н	L	x	×	L	н
L	L	x	х	н	Н
н	H	f	н	ļн	L
н	н	+	L	L	Н
н	н	L.	х	a.	ā

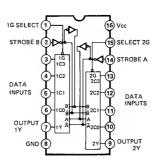
TC74HC123P (IR012300)
 Dual Retriggerable Single Shot



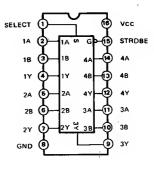
• TC74HC139P (IR013900) Dual 2 to 4 Demultiplexer



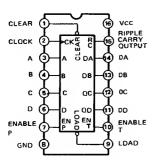
• TC74HC153P (IR015300) Dual 4 to 1 Data Selectors



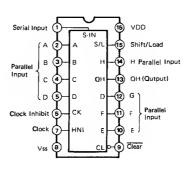
• TC74HC157P (IR015700) Quad 2 to 1 Multiplexer



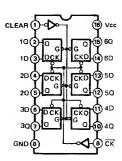
• TC74HC163P (IR016300) SYNC. Binary Counter



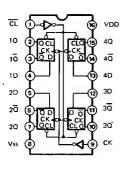
• TC74HC166P (IR016600) 8-Bit Shift Register



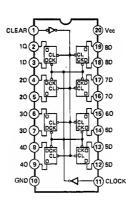
• TC74HC174P (IR017400) Hex D-Type Flip-Flop



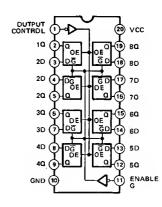
• TC74HC175P (IR017500) Quad D-Type Flip-Flop



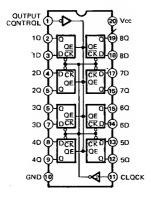
• TC74HC273P (IR027300) Octal D_rType Flip Flop



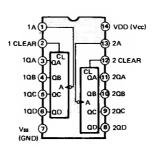
TC74HC373P (IR037300)
 Octal 3-State D-Type Latch



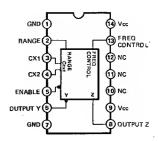
• TC74HC374P (IR037400) Octal 3-State D-Type Flip-Flop



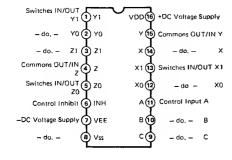
• TC74HC393P (IR039300) Dual 4-Bit Binary Counter



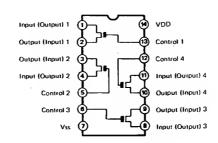
• **SN74LS624N** (IG136400) VCO



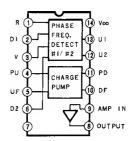
TC4053BP (IG055100)
 Triple 2-Ch
 Multiplexer/Demultiplexer



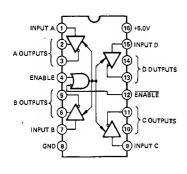
• TC4066BP (IG001270) Quad Bilateral Switch



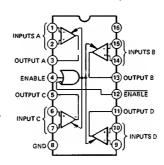
 MC4044 (IG057900) Phase-Frequency



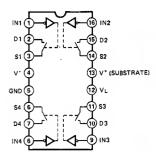
• AM26LS31PC (XC570001) Line Driver



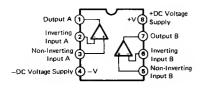
• AM26LS31PC (XC571001) Line Receiver

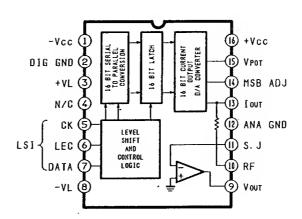


NJU211D (XC555001)
 Analog Switch



- NJM4558DV (IG001390)
- M5238P (XA013001)
- NJM4556DE (XA772001)
 Dual Operational Amplifier
- PCM56P (XB637001) D/A Converter

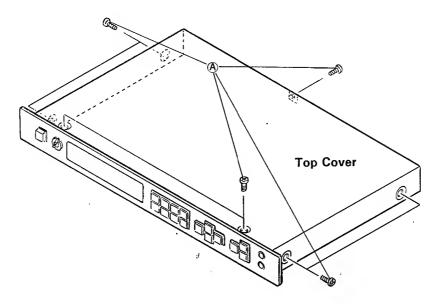




■ DISASSEMBLY PROCEDURE(分解手順)

1. Removal of Top Cover Remove the 7 bind head screws (A) (3 × 8). (Fig. 1)

トップカバーの外し方 バインド®(3×8)7本を外し、トップカバーを外します。(Fig. 1)



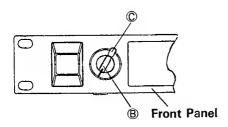
(Fig. 1)

2. Removal of Front Panel

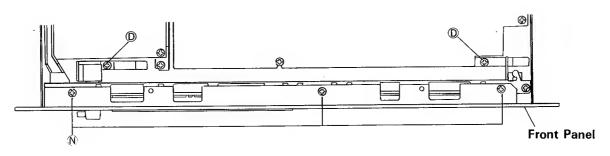
- 2-1. Remove the top cover. $(\rightarrow 1.)$
- 2-2. Pull out the INPUT knobs ® and © . (Fig. 2)
- 2-3. Remove the 2 bind head screws 0 (3 × 8) and 3 flat head screws 0 (3 × 6). (Fig. 3)

2. フロントパネルの外し方

- 2-1. トップカバーを外します。 $(\rightarrow 1.)$
- 2-2. インプットツマミBと©を手前に引き抜きます。
 - (Fig. 2)
- 2-3. バインド小ネジ®(3×8)2本と皿小ネジ®(3×6)3本を外し、フロントパネルを手前に引き抜きます。(Fig. 3)



(Fig. 2)



(Fig. 3).,

3. Removal of AD Circuit Board

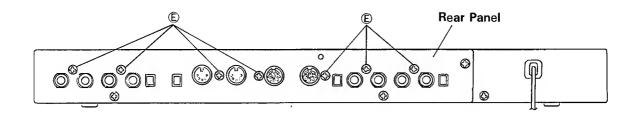
- 3-1. Remove the top cover. $(\rightarrow 1.)$
- 3-2. Remove the 7 bind head screws E (3 × 8). (Fig. 4)
- 3-3. Remove the 2 bind head screws F (3 × 8). (Fig. 5)

3. ADシートの外し方

- 3-1. トップカバーを外します。(→1.)
- 3-2. バインド小ネジ E(3×8)7 本を外します。

(Fig. 4)

3-3. バインド小ネジ®(3×8)2本を外し、ADシュートを外します。(Fig. 5)



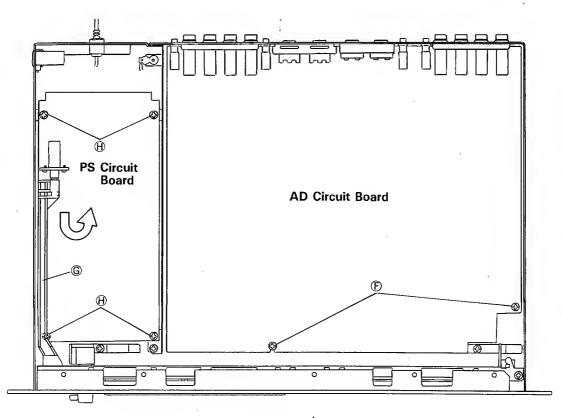
(Fig. 4)

4. Removal of PS Circuit Board

- 4-1. Remove the top cover. $(\rightarrow 1.)$
- 4-2. Pull out the push rod @ in direction of arrow.
- 4-3. Remove the 4 bind head screws \oplus (3 × 8). (Fig. 5)

4. PSシートの外し方

- 4-1. トップカバーを外します。(→1.)
- 4-2. プッシュロッド© e 1 度手前に引き、押し出すようにして外します。
- 4-3. バインド小ネジ⑪(3×8)4本を外し、PSシートを外します。(Fig.5)



(Fig. 5)

5. Removal of MT Circuit Board

- 5-1. Remove the top cover. $(\rightarrow 1.)$
- 5-2. Remove the front panel. $(\rightarrow 2.)$
- 5-3. Take the MT circuit board out from the sub panel while lifting the 2 stoppers ① up slightly. (Fig. 6)

6. Removal of FP 1/3 Circuit Board

- 6-1. Remove the top cover. $(\rightarrow 1.)$
- 6-2. Remove the front panel. $(\rightarrow 2.)$
- 6-3. Take the FP 1/3 circuit board out from the sub panel while lifting the 2 stoppers ① up slightly. (Fig. 6)

7. Removal of FP 2/3 Circuit Board

- 7-1. Remove the top cover. $(\rightarrow 1.)$
- 7-2. Remove the front panel. $(\rightarrow 2.)$
- 7-3. Remove the 1 bind head screw (3×8) and then pull out the FP 2/3 circuit board. (Fig. 7)

8. Removal of FP 3/3 Circuit Board

- 8-1. Remove the top cover. $(\rightarrow 1.)$
- 8-2. Remove the front panel. $(\rightarrow 2.)$
- 8-3. Remove the 1 hexagonal nut ① . (Fig. 7)

9. Removal of LCD Assembly

- 9-1. Remove the top cover. $(\rightarrow 1.)$
- 9-2. Remove the front panel. $(\rightarrow 2.)$
- 9-3. Take the LCD assembly out from the sub panel while lifting the 2 stoppers (1) up slightly. (Fig. 6)

5. MTシートの外し方

- 5-1、トップカバーを外します。(→1.)
- 5-2、フロントパネルを外します。(→2.)
- 5-3. サブパネルのストッパー①2本を押し上げながらMTシートを手前に引き抜きます。

(Fig. 6)

6. FP½シートの外し方

- **6-1**. トップカバーを外します。(→1.)
- 6-2. フロントパネルを外します。(→2.)
- 6-3. サブパネルのストッパー①2本を押し上げなが 6FP%シートを手前に引き抜きます。

(Fig. 6)

7. FP%シートの外し方

- 7-1. トップカバーを外します。(→1.)
- 7-2. フロントパネルを外します。(→2.)
- 7-3. バインド小ネジ®(3×8)1本を外し、FP% シートを手前に引き抜きます。(Fig. 7)

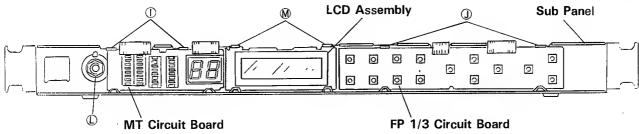
8. FP%シートの外し方

- 8-1. トップカバーを外します。 $(\rightarrow 1.)$
- 8-2、フロントパネルを外します。(→2.)
- 8-3. 六角ナット①を外し、FP%シートを外します。 (Fig. 6)

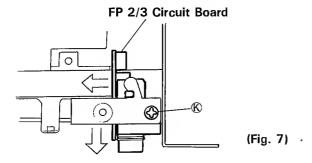
9. LCD Ass'y の外し方

- 9-1. トップカバーを外します。 $(\rightarrow 1.)$
- 9-2. フロントパネルを外します。(→2.)
- 9-3. サブパネルのストッパー **2** 本を指で押し上げ ながら LCD Ass'y を手前に引き抜きます。

(Fig. 6)



(Fig. 6)



■ CHECKS & ADJUSTMENTS

1-1 Preparation (Connections)

- (1) Connect a 10K ohms load resistor to each of the L and R OUTPUT (JK103, JK104).
- (2) Set the INPUT level control to the MAX. position.
- (3) Set SW101 and SW102 on the AD circuit board to the "+4" position (depressed).

Note: Always monitor the output signals with an oscilloscope.

1-2 Adjustments

1-2-1 Clipping level adjustment

Adjust the trimmer potentiometers (VR102: L-CLIP, VR101: R-CLIP) so that the CLIP LEDs on the level meter are lit when 100Hz, 9 dBm is input to INPUT L (JK101), and that they are not lit when the input level is 8 dBm.

1-2-2 Total gain adjustment

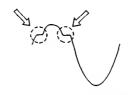
Apply a signal of 100Hz, 0 dBm to the L INPUT (JK101), and adjust trimmer potentiometers (VR103: L-GAIN, VR104: R-GAIN) so that the L OUTPUT (JK103) and R OUTPUT (JK104) outputs signals of \pm 10 \pm 0.3 dBm.

1-2-3 MSB adjustment

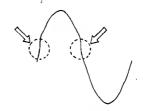
Apply an input of approx. 100Hz, -40 dBm to the L INPUT (JK101), and adjust VR105 (MSB) so that the L OUTPUT (JK103) or R OUTPUT (JK104) outputs a normal waveform as shown below. If the normal waveform as shown below cannot be obtained, try varying the INPUT level control and VR105.



Normal



Defective (compressed)



Defective (extended)

1-2-4 Offset adjustment

With no signal input to the L INPUT (JK101), start the test program #9, and adjust VR106 (OFF-SET) so that the L OUTPUT (JK103) or R OUTPUT (JK104) outputs a click waveform of within ±20 mVpeak.

*The VR101 to 106 are located on the AD circuit board.

1-3 Gain

When a signal of 100Hz, -20 dBm is applied to the L INPUT (JK101), and SW101 and SW102 are set as shown in the following table, the output levels at the L OUTPUT (JK103) and R OUTPUT (JK104) shall be within the range shown in the table.

SW101	SW102	Output Level
"+4"	'' + 4''	−10 ±1.5 dBm
''-20''	′′-20′′	-10 ±1.5 dBm

^{*}SW101 and SW102 are in the "+4" position when are depressed in, and in the "-20" position when they are out.

1-4 Frequency response

When a signal of approx. -10 dBm is applied to the L INPUT (JK101), the frequency response at the L OUTPUT (JK103) and R OUTPUT (JK104) with respect to the 1 kHz level shall be within the following ranges.

20Hz ~ 5KHz	± 1.0 dBm
6KHz ~ 18KHz	± 1.5 dB,
22KHz	Less than - 10 dBm

1-5 Distortion

When a signal of 1 kHz is applied to the L INPUT (JK101) and the output levels at the L OUTPUT (JK103) and R OUTPUT (JK104) are + 10 dBm, the distortion shall be no more than 0.03%.

1-6 Noise level

When no plug is connected to the L INPUT (JK101), the noise levels at the L OUTPUT (JK103) and R OUT-PUT (JK104) shall be no more than -72 dBm. (Use a 12.7 kHz, -6 dB/oct filler.)

1-7 Maximum output level

When a signal of 100Hz is applied to each of the L INPUT (JK101) and R INPUT (JK102), and the level is increased gradually, the L OUTPUT (JK103) and R OUTPUT (JK104) shall respectively output a signal of +18 dBm with a distortion of less than 3%.

1-8 Channel separation

In the condition of 1-7 above, turning off the input at the L INPUT (JK101) shall switch off the output at the L OUTPUT (JK103), and turning off the input at the R INPUT (JK102) shall switch off the output at the R OUTPUT (JK104).

When one of the input signals is turned off, the signal leakage from L CH \rightarrow R CH or from R CH \rightarrow L CH shall be no more than -50 dBm.

1-9 Muting circuit

When the Power switch (SW1) is turned ON, the output signals at the L OUTPUT (JK103) and R OUTPUT (JK104) shall be muted for 3 to 4 seconds.

When the Power switch (SW1) is turned from ON to OFF, the muting shall be applied quickly without generating click noise.

2. Measuring Instruments

- (1) When measuring distortion, use a 80 kHz, -6 dB/oct filter.
- (2) When measuring noise level, use a 12.7 kHz, -6 dB/oct filter.
- (3) The output impedance of the oscillator shall be no more than 600 ohms.
- (4) The input impedance of measuring instruments shall be no more than 1 megohm.

■検査と調整

1-1 準 備

(接続)

- (1) OUTPUT L, R (JK103、JK104) に、10KΩの負荷抵抗を接続する。
- (2) INPUT レベルコントロール L, R を MAX にする。
- (3) SW101、SW102を"+4"側(押し込んだ位置)にする。
- 注) 出力信号は、常に、オシロスコープでモニターすること。

1-2 調 整

1-2-1 クリップレベルの調整

INPUT L (JK101)より、100Hz, 9dBmを入力した時、レベルメータの CLIP LED が点灯し、8dBm にした時、 消灯するように、半固定ボリウム(VR102、L-CLIP)、半固定ボリウム(VR101、R-CLIP)を調整する。

1-2-2 トータルゲインの調整

INPUT L(JK101)より、100Hz,0dBmを入力した時、OUTPUT L(JK103)、OUTPUT R(JK104)に、+10 ±0.3dBmの信号が、得られるように、半固定ボリウム (VR103、L-GAIN) および、半固定ボリウム VR104、 R-GAIN) を調整する。

1-2-3 MSBの調整

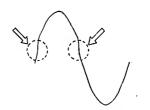
INPUT L(JK101)より、100Hz, -40dBm前後を入力した時、OUTPUT L(JK103)、または、OUTPUT R (JK104)の出力波形が、下図の正常な波形になるように、半固定ボリウム (VR105、MSB)を調整する。 下図の波形が、なかなか現われない時は、入力レベルや半固定ボリウム (VR105、MSB)を、動かしてみるこ と。



正常



不良(縮んでる)



不良 (伸びてる)

1-2-4 オフセットの調整

INPUT L(JK101) の入力信号を無くし、テストプログラム#9を起動させた時、OUTPUT L(JK103) また は、OUTPUT R (JK104) のクリック波形が、±20mVpeak 以内になるように、半固定ボリウム (VR106、 OFFSET)を調整する。

※調整用半固定ボリウム (VR101~106) は ADシート上にある。

1-3 利 得

INPUT L (JK101) より、100Hz, -20dBmの信号を加えた時、SW101、SW102が、下記の条件の時、OUTPUT L (JK103)、OUTPUT R (JK104) の出力レベルは、下表の範囲内のこと。

SW101	SW102	出力レベル
+4側	+4側	-10 ± 1.5 dBm
-20側	-20側	-10 ± 1.5 dBm

1-4 周波数特性

INPUT L (JK101) より、-10dBm 前後の信号を入力した時、OUTPUT L (JK103) および、OUTPUT R (JK104)での周波数特性は、1KHzを基準として下記の範囲内のこと。

20Hz ~ 5 KHz	±1.0dBm
6 KHz ~ 18KHz	±1.5dBm
22KHz	-10dBm以下

1-5 歪 率

INPUT L(JK101)より、1KHzの信号を加えた時、OUTPUT L(JK103)および、OUTPUT R(JK104)の出力レベルが、+10dBmの時の歪率は、0.03%以下のこと。

1-6 ノイズレベル

INPUT L (JK101) のプラグを外した時、OUTPUT L (JK103) および、OUTPUT R (JK104) での、ノイズレベルは、-72dBm以下であること。

(12.7KHz -6dB/octのフィルターを使用すること。)

1-7 最大出力

INPUT L(JK101)、INPUT R(JK102)各々に、100Hzの信号を入力し、徐々に大きくしていった時、OUTPUT L(JK103)、OUTPUT R(JK104)には、+18dBmの信号が歪率3%以内で得られる事。

1-8 チャンネル セパレーション

1-7の状態より、INPUT L(JK101)の入力信号をOFF にした時、OUTPUT L(JK103)の出力信号が消え、INPUT R(JK102)の入力信号をOFF にした時、OUTPUT R(JK104)の出力信号が消えること。 この時の、Lch \rightarrow Rch、Rch \rightarrow Lchの信号の洩れは、-50dBm以下のこと。

1-9 ミューティング回路

パワースイッチ (SW1) を ON した後、3~4 秒間、OUTPUT L(JK103)、OUTPUT R(JK104)の出力信号がミューティングされること。

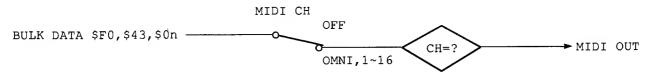
パワースイッチ (SW1) を ON から OFF にした時は、速やかに、ミューティングがかかり、クリックノイズを発生しないこと。

2. 測定器

- (1) 歪率測定時は、80KHz -6dB/oct のフィルターを使用すること。
- (2) ノイズレベル測定時は、12.7KHz -6dB/octのフィルターを使用すること。
- (3) 発振器の出力インピーダンスは、600Ω以下のこと。
- (4) 測定器の入力インピーダンスは、1MΩ以上のこと。

MIDI DATA FORMAT

1.Transmitting Conditions



2.Transmitting Data

2.1 System information

1) System Exclusive Messages

① MEMORY BULK DATA

MIDI DATA FORMAT Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 1 is displayed and BULK OUT is executed, and when the MEMORY BULK DUMP REQUEST message is received. The data to be transmitted is the program of the memory number indicated. If the memory number is "*", data is sent from Memory 41 to Memory 99 in succession.

STATUS	11110000 (FOH)			
ID No.	01000011(43H)	d		
SUB STATUS	0000nnnn (0nH)	n=0 (channel	number1) \sim 15 (c	channel number16)
FORMAT No.	01111110 (7EH)			
BYTE COUNT	00000010(02H)			
BYTE COUNT	00001010 (OAH)			
	01001100(4CH)"L"			
	01001101 (4DH) "M"			
	00100000 (20H) SPACE			
	00100000 (20H) SPACE			
	00111000(38H)"8"			
•	00110011 (33H) "3"	i	*	
	00110111 (37H) "7"	•		
	00111000 (38H) "8"			
DATA NAME	01001101 (4DH) "M"			
MEMORY	Ommmmmm	M=1 (MEMORY	No.1)~99 (MEMOR	Y No.99)
DATA	0ddddddd —			
	\(\) 256BYTE			
	Oddddddd			
CHECK SUM	0eeeeee			
EOX	11110111 (F7H)			
	Oddddddd Oeeeeeee			

2 Bank Program Change Chart Bulk Data

Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 1 is displayed and BULK OUT is executed, and when the PROGRAM CHANGE CHART BULK DUMP REQUEST message is received. The data to be transmitted is the program change chart (the chart showing the correspondence between program numbers and memory numbers). If the bank number is "*", the data from banks 1-4 (A - D) is transmitted in succession.

STATUS ID NO. SUB STATUS FORMAT NO. BYTE COUNT BYTE COUNT	11110000 (F0H) 01000011 (43H) 0000nnnn (0nH) 011111110 (7EH) 00000001 (01H) 00001010 (0AH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (38H) "8"	n=0 (channel	number1)~15	(channel number16)
,	00110011 (33H) "3" 00110111 (37H) "7"			
4.	00110111 (37H) "8"			
DATA NAME	01010100 (54H) "T"			
BANK No.	0zzzzzz	*Z=BANK 1~4 (1	L=A, 2=B, 3=C	, 4=D)
DATA	0ddddddd 128BYTE	1		
CHECK SUM	0eeeeee 11110111(F7H)			

③ User ER Pattern Bulk Data

Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 2 is displayed and BULK OUT is executed, and when the USER ER PATTERN BULK DUMP REQUEST message is received. The data to be transmitted is that of the indicated pattern number. If the pattern number is "*", patterns 1-4 (A - D) are transmitted in succession.

```
STATUS
                11110000 (FOH)
ID No.
                01000011 (43H)
SUB STATUS
                0000nnnn (0nH)
                                        n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.
                01111110 (7EH)
BYTE COUNT
                00000001 (01H)
BYTE COUNT
                01101110 (6EH)
                01001100 (4CH) "L"
                01001101 (4DH) "M"
                00100000 (20H) SPACE
                00100000 (20H) SPACE
                00111000 (38H) "8"
                00110011 (33H) "3"
                00110111 (37H) "7"
                00111000 (38H) "8"
                01000101 (45H) "E"
DATA NAME
ER PATTERN No. Ozzzzzzz
                                        Z=ER PATTERN 1 \sim 4 (1=A, 2=B, 3=C, 4=D)
DATA
                0ddddddd
                                228BYTE
                0ddddddd
CHECK SUM
                0eeeeee
EOX
                11110111 (F7H)
```

System Setup Bulk Data

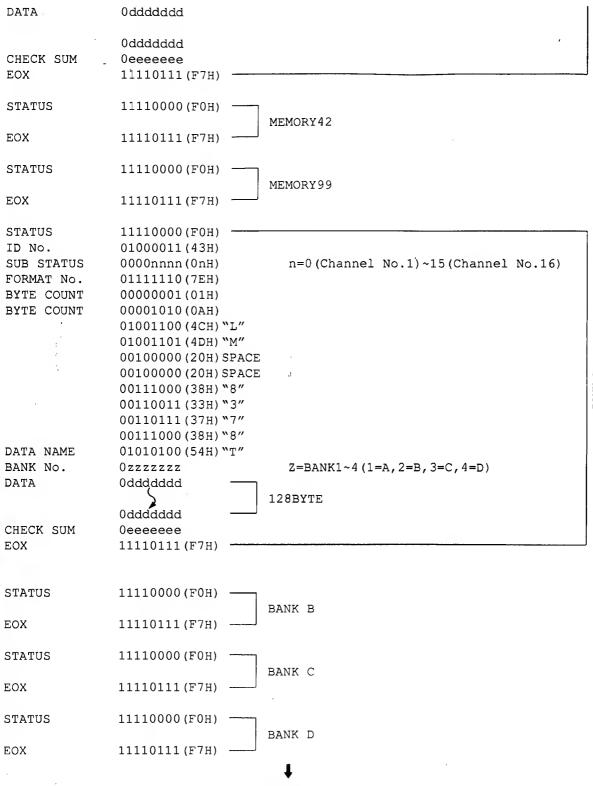
Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 2 is displayed and BULK OUT is executed, and when the SYSTEM SETUP DATA DUMP REQUEST message is received.

```
STATUS
                  11110000 (FOH)
ID No.
                  01000011(43H)
                                        n=0 (Channel NO.1) ~15 (Channel No.16)
SUB STATUS
                  0000nnnn (0nH)
FORMAT No.
                  01111110 (7EH)
BYTE COUNT
                  0000000 (00H)
BYTE COUNT
                  00011000 (18H)
                  01001100 (4CH) "L"
                  01001101 (4DH) "M"
                  00100000 (20H) SPACE
                  00100000 (20H) SPACE
                  00111000 (38H) "8"
                  00110011 (33H) "3"
                  00110111 (37H) "7"
                  00111000 (38H) "8"
                  01010011 (53H) "S"
DATA NAME
                  00100000 (20H) SPACE
SOFT VERSION No. 0vvvvvv
SOFT VERSION No. Orrrrrrr
                  0dddddd
DATA
                                  12BYTE
                  0ddddddd
CHECK SUM
                  0eeeeee
EOX
                  11110111 (F7H)
```

⑤ 59 Memory/All Banks/All ER Patterns/System Setup Data/Bulk Data Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 1 is displayed and ALL BULK OUT is executed. The data to be transmitted is the programs of Memory Nos. 41 - 99, all programs of the 4 bank change charts, the four ER patterns, and the System Setup data. The transmission order is as follows: programs of Memory Nos. 41 to 99, Bank A program change chart to Bank D program change chart, ER pattern A to ER pattern D, and System Setup data.

```
11110000 (FOH)
STATUS
ID No.
                01000011 (43H)
SUB STATUS
                0000nnnn (0nH)
                                         n=0 (Channel No.1) ~15 (Channel No.16)
FORMAT No.
                01111110 (7EH)
BYTE COUNT
                00000010 (02H)
BYTE COUNT
                00001010 (0AH)
                01001100 (4CH) "L"
                01001101 (4DH) "M"
                                                                                     MEMORY
                00100000 (20H) SPACE
                00100000 (20H) SPACE
                00111000 (38H) "8"
                00110011 (33H) "3"
                00110111 (37H) "7"
                00111000 (38H) "8"
DATA NAME
                01001101 (4DH) "M"
                                         M=41 (Memory No.41) ~99 (Memory No.99)
                Ommmmm
MEMORY No.
```

Continuous



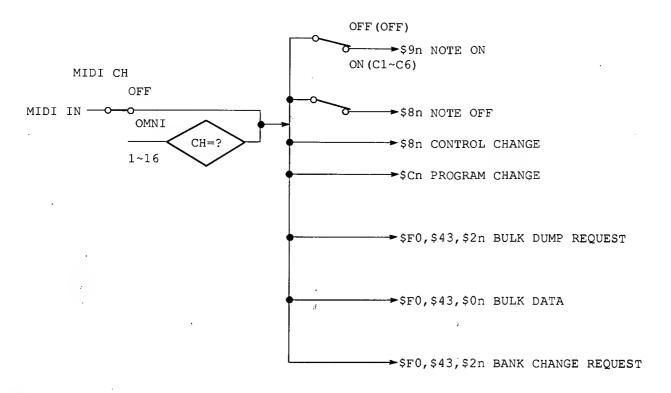
Continuous

 \mathbf{R}

```
STATUS
               11110000 (FOH)
ID No.
               01000011 (43H)
                                       n=0 (Channel No.1) ~15 (Channel No.16)
SUB STATUS
               0000nnnn (0nH)
FORMAT No.
               01111110 (7EH)
BYTE COUNT
               00000001 (01H)
BYTE COUNT
               01101110 (6EH)
               01001100(4CH)"L"
               01001101 (4DH) "M"
               00100000 (20H) SPACE
               00100000 (20H) SPACE
               00111000 (38H) "8"
               00110011 (33H) "3"
               00110111 (37H) "7"
               00111000(38H)"8"
               01000101(45H)"E" ER PATTERN
DATA NAME
                                       Z=BANK1\sim4 (1=A, 2=B, 3=C, 4=D)
ER PATTERN No. Ozzzzzzz
                0ddddddd
DATA
                                    228BYTE
                0ddddddd
CHECK SUM
               0eeeeee
EOX
      ٧.
               11110111 (F7H)
ER PATTERN A
               11110000(F0H)
STATUS
                                    ER PATTERN B
EOX
               11110111 (F7H)
STATUS
               11110000 (FOH)
                                    ER PATTERN C
                11110111 (F7H)
EOX
STATUS
                11110000 (FOH)
                                    ER PATTERN D
               11110111 (F7H)
EOX
                  11110000 (FOH)
STATUS
                  01000011 (43H)
ID No.
                                       n=0 (Channel No.1) ~15 (Channel No.16)
SUB STATUS
                  0000nnnn (0nH)
FORMAT No.
                  01111110 (7EH)
                  00000000 (00H)
BYTE COUNT
BYTE COUNT
                  00011000 (18H)
                  01001100 (4CH)"L"
                  01001101 (4DH) "M"
                  00100000 (20H)SPACE
                  00100000 (20H) SPACE
                  00111000 (38H) "8"
                  00110011 (33H) "3"
                  00110111 (37H) "7"
                  00111000 (38H) "8"
                  01010100 (54H)"S"
DATA NAME
                  00100000 (20H)
SOFT VERSION No. 0vvvvvv
SOFT VERSION No. orrrrrrr
                  0ddddddd
                                       12BYTE
                  0ddádddd
CHECK SUM
                  0eeeeee
                  11110111 (F7H)
EOX
```

3. Receiving Conditions

MIDI TRG. (BASE KEY)



4. Reception Data

4-1. Channel information

1) Channel voice messages

① Note On

Reception is enabled on the MIDI channel of the currently selected bank. For programs of Memory Nos. 1 - 5, 19, and 26, if the parameter of MIDI TRG. is ON, this is received as a trigger.

For programs of Memory Nos. 20 - 24, 39, and 40, this is received as a message to control pitch variation. The velocity value is ignored. Reception is not possible when the Base Key parameter is OFF

STATUS

. 1001nnnn (9nH)

n=0 (Channel No.1)~15 (Channel No.16)

NOTE No.

0kkkkkkk

 $k=0 (C-2) \sim 127 (G8)$

VELOCITY

ovvvvvv

v=0~127

② Note Off

This message is used when playback of the Memory No. 24 FREEZE 2 is finished. The velocity value is ignored. The reception conditions are the same as in \odot Note On.

STATUS

1000nnnn (8nH)

n=0 (Channel No.1)~15 (Channel No.16)

NOTE No.

0kkkkkkk

 $k=0 (C-2) \sim 127 (G8)$

VELOCITY

OVVVVVV

v=0~127

3 Control Change

Reception is enabled on the MIDI channel of the currently selected bank. When receiving, parameters can be controlled. Change them by using the corresponding controller based on the Control Assignment List.

STATUS	1011nnnn (BnH)	n=0 (CHANNEL NO.1)~15 (CHANNEL NO.16)
CONTROL NO.	0cccccc	c=0~120
CONTROL VALUE	0vvvvvv	v=0~127

Program Change

Reception is enabled on the MIDI channel of the currently selected bank. When receiving, the desired program can be loaded, based on the program change chart of that particular bank.

STATUS	1100nnnn (CnH)	n=0 (CHANNEL NO.1) ~15 (CHANNEL NO.16)
PROGRAM No.	0ppppppp	p=0~127

4-2. System Information

1) System exclusive messages

1 Memory Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for the program of the indicated memory number.

STATUS	11110000	(FOH)		
ID No,	01000011	(43H)		
SUB STATUS	0010nnnn	(2nH)	n=0 (Channel	No.1)~15(Channel No.16)
FORMAT No.	01111110	(7EH) '		
	01001100	(4CH) "L"		
	01001101	(4DH) "M"		
	00100000	(20H) SPACE	Р	
	00100000	(20H) SPACE	1	
	00111000	(38H) "8"		
	00110011	(33H)"3"		
	00110111	(37H) "7"		•
	00111000	(38H) "8"		
DATA NAME	01001101	(4DH) "M"		
MEMORY No.	Ommmmmmm		M=41 (memory	No.41)~99 (MEMORY No.99)
EOX	11110111	(F7H)		

2 Program Change Chart Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for the program change chart (the chart showing the correspondence between program numbers and memory numbers) of the indicated bank.

```
STATUS 11110000 (F0H)

ID No. 01000011 (43H)

SUB STATUS 0010nnnn (2nH) n=0(Channel No.1)~15(Channel No.16)

FORMAT No. 01111110 (7EH)

01001100 (4CH)"L"

01001101 (4DH)"M"
```

Continuous

3 User ER Pattern Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for the data of the indicated ER pattern number.

```
STATUS
               11110000 (FOH)
               01000011 (43H)
ID No.
               0010nnnn (2nH)
SUB STATUS
                                      n=0 (Channel No.1) ~15 (Channel No.16)
FORMAT No:
               01111110 (7EH)
               01001100 (4CH)"L"
               01001101 (4DH) "M"
               00100000 (20H)XY[X
               00100000 (20H) Xy [X
               00111000 (38H) "8"
               00110011 (33H) "3"
               00110111 (37H) "7"
               00111000 (38H)"8"
DATA NAME
               01000101 (45H) "E"
ER PATTERN No. Ozzzzzzz
                                      z=ER PATTERN1~4(1=A, 2=B, 3=C, 4=D)
EOX
               11110111 (F7H)
```

⊕ System Setup Data Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for System Setup data.

```
STATUS
               11110000 (FOH)
ID No.
               01000011 (43H)
               0010nnnn (2nH)
SUB STATUS
                                      n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.
               01111110 (7EH)
               01001100 (4CH)"L"
               01001101 (4DH) "M"
               00100000 (20H) SPACE
               00100000 (20H) SPACE
               00111000 (38H) "8"
               00110011 (33H)"3"
               00110111 (37H) "7"
               00111000 (38H) "8"
DATA NAME
               01010100 (54H) "S"
               00100000 (20H)
EOX
               11110111 (F7H)
```

⑤ Bank Change Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, the desired bank can be switched to.

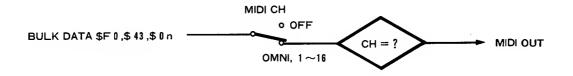
```
11110000 (FOH)
STATUS
ID No.
               01000011 (43H)
SUB STATUS
               0010nnnn (2nH)
                                       n=0 (Channel No.1) ~15 (Channel No.16)
               01111110 (7EH)
FORMAT No.
               01001100 (4CH) "L"
               01001101 (4DH)"M"
               00100000 (20H) SPACE
               00100000 (20H) SPACE
               00111000 (38H) "8"
               00110011 (33H) "3"
               00110111 (37H) "7"
               00111000 (38H)"8"
               01010101 (55H)"U"
DATA NAME
                                       Z=BANK1\sim 4 (1=A, 2=B, 3=C, 4=D)
BANK No.
               0zzzzzzz
EOX
               11110111 (F7H)
```

- ⑥ Memory Bulk Data
 Same as "Memory Bulk Data" for transmission.
- ② Bank Program Change Chart Bulk Data
 Same as "Bank Program Change Chart Bulk Data" for transmission.
- W User ER Pattern Bulk Data
 Same as "User ER Pattern Bulk Data" for transmission.
- System Setup Bulk Data
 Same as "System Setup Bulk Data" for transmission.

When receiving from the MIDI Data Filer MDF1, a computer, or other sources, the time interval between data exchanges with the other unit must be set to 30msec or longer.

■ MIDI データフォーマット

1. 送信条件



2. 送信データ

2-|システムインフォメーション

システムエクスクールシブメッセージ

①メモリー・バルクデータ

現在選択されているバンクの MIDI チャンネルで送信可能です。

データは、バルクアウト1の表示にしてバルクアウトを実行したときと、メモリー・バルクダンプ・リクエストのメッセージを受信したときに送信します。送信するデータは、指定したメモリーNo.のプログロムです。

また、メモリーNo.が * * のときは、メモリー $41\sim99$ の データを連続して送信します。

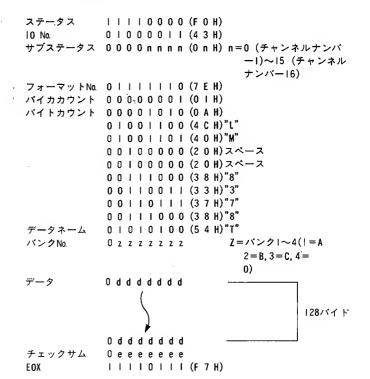
ステータス 11110000 (FOH) 0 | 0 0 0 0 | | (4 3 H) サプステータス 0000nnnn(0nH) n=0 (チャンネルナンバ ー1)~15 (チャンネル ナンバー(6) フォーマットNa 0 | | | | | 1 | 0 (7 E H) 0 0 0 0 0 0 1 0 (0 2 H) バイトカウント バイトカウント 00001010(0AH) 0 | 0 0 | | 0 0 (4 C H)"L" 0 | 0 0 | | 0 | (4 D H)"M" 00100000 (20H)スペース 00100000(20H)スペース 00111000 (38H)"8" 00110011 (33H)"3" 00110111 (37H)"7" 00111000 (38 H)"8" データネーム 0 | 0 0 | | 0 | (4 0 H)"M" メモリーNo. $M = I(X + U - No.1) \sim 99$ Ommmmmm (メモリーNo.99) データ 0 d d d d d d 256バイト 0 d d d d d d チェックサム EOX 11110111 (F 7 H)

②バンク・プログラムチャンジ表・バルクデータ

現在選択されているバンクの MIDI チャンネルで送信可能です。

データは、バルクアウト1の表示にしてバルクアウトを実行したときと、プログラムチェンジ表・バルクダンプ・リクエストのメッセージを受信したときに送信します。送信するデータは、プログラムチェンジ表(プログラムNo.とメモリーNo.の対応表)です。

バンクNo.が ** のときは、バンク $1 \sim 4$ ($A \sim D$) のデータを連続して、送信します。



③ユーザ・ER パターン・バルクデータ

現在選択されているバンクの MIDI チャンネルで送信可能です。

データは、バルクアウト 2 の表示にして、バルクアウトを 実行したときと、ユーザ ER パターン・バルクダンプリクエ ストのメッセージを受信したときに送信します。

送信するデータは、指定したパターンNo.のデータです。パターンNo.が ** のときは、パターン $1 \sim 4$ ($A \sim D$) を連続して送信します。

④システムセットアップ・バルクデータ

現在選択されているバンクの MIDI チャンネルで送信可能 です。

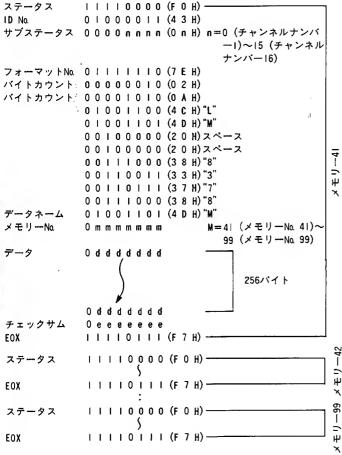
データは、バルクアウト2の表示にして、バルクアウトを 実行したときとシステムセットアップデータのダンプリク エストメッセージを受信したときに、送信します。

```
ステータス
                                                                     11110000 (FOH)
                                                                     0 ! 0 0 0 0 I I (4 3 H)
                                                        ID No.
                                                         サプステータス 0000nnnn(0nH) n=0 (チャンネルナンバ
ステータス
            11110000 (FOH)
                                                                                           -I)~I5 (チャンネル
            0 | 0 0 0 0 0 | 1 (4 3 H)
ID No.
                                                                                           ナンバー(6)
サプステータス 0000nnnn(0nH) n=0 (チャンネルナンバ
                                  ー1)~15 (チャンネル
                                                         フォーマットNo. 0 | | | | | 1 | 0 (7 E H)
                                                        バイトカウント 00000000(00H)
                                  ナンバー16)
                                                        バイトカウント
                                                                     00011100 (ICH)
フォーマットNo. 0 | | | | | | 0 (7 E H)
                                                                     0 | 0 0 | | 0 0 (4 C H)"L"
バイトカウント 00000001(01H)
                                                                     0 | 0 0 | | 0 | (4 D H)"M"
           0 | | 0 | | | 0 (6 E H)
バイトカウント
                                                                     00100000(20H)スペース
            0 | 0 0 | | 0 0 (4 C H)"L"
                                                                     00100000(20H)スペース
            0 1 0 0 1 1 0 1 (4 0 H) "M"
                                                                     0 0 I I I 0 0 0 (3 8 H)"8"
            00100000(20H)スペース
                                                                     00110011 (33H)"3"
            00100000(20H)スペース
                                                                     0 0 1 1 0 1 1 1 (3 7 H)"7"
            00111000 (38H) "8"
                                                                     0 0 1 1 1 0 0 0 (3 8 H)"8"
            00110011(33H)"3"
                                                                     0 | 0 | 0 0 | 1 (5 3 H)"S"
                                                         データネーム
            0 0 | | 0 | | 1 (3 7 H) "7"
                                                                     00100000(20H)スペース
            0 0 1 1 1 0 0 0 (3 8 H) "8"
                                                     ソフトバージョンNo.
            0 | 0 0 0 | 0 | (4 5 H) "E"
データネーム
                                                     ソフトバージョンNo. Offfff
ERパターンNo.
            0 z z z z z z z
                               Z = ER \mathcal{N} / 2 - \nu / 4 (1 = A
                                                         データ
                                                                     0 d d d d d d
                                  2 = B \cdot 3 = C \cdot 4 = 0
            Odddddd.
                                            228バイト
                                                                     0 d d d d d d
                                                         チェックサム
                                                                     0 e e e e e e
             0 d d d d d d
                                                                     11110111 (F 7 H)
                                                        EOX
チェックサム
             | | | | 0 | | | (F 7 H)
EOX
```

⑤ 59 メモリー・全パンク・全 ER パターン・システムセットアップデータ・バルクデータ

現在選択されているバンクの MIDI チャンネルで送信可能です。

データは、バルクアウト 1 の表示にして ALL バルクアウトを実行したときに送信し、送信するデータは、メモリーNo.41~99のプログラムと 4 バンクすべてのプログラムチェンジ表と 4 つの ER・パターンとシステムセットアップデータです。メモリーNo.41のプログラム・・メモリーNo.99のプログラム、バンク A のプログラムチェンジ表・・・バンク D のプログラムチェンジ表、ER パターン A … ER パターン D、システムセットアップデータの順に送信します。



ステータス 11110000 (FOH) 0 | 0 0 0 0 1 1 (4 3 H) ID No. サブステータス 0000nnnn(0nH) n=0 (チャンネルナンバ -I)~I5 (チャンネル ナンバー16) フォーマットNo. 0 | | | | | | 1 | | | 0 (7 E H) バイトカウント 00000001(01H) 0 0 0 0 I 0 I 0 (0 A H) バイトカウント 0 1 0 0 1 1 0 0 (4 C H) "L" 0 1 0 0 1 1 0 1 (4 0 H)"M" 00100000 (20H)スペース 00100000(20H)スペース 00111000(38H)"8" バンク 00110011 (33H) "3" 00110111 (37H) "7" 00111000 (38 H) "8" 0 | 0 | 0 | 0 0 (5 4 H) "T" データネーム Z=バンクI~4 (I=A, バンクNo. 0 2 2 2 2 2 2 2 2 = B, 3 = C, 4 =D) Odddddd -データ 128バイト 0 d d d d d d d チェックサム 0 e e **e** e e e e EOX 11 1 1 0 1 1 1 (F 7 H) -11110000 (FOH)-ステータス | | | | 0 | | | (F 7 H) -**EOX** ステータス 11110000 (FOH) 26 | | | | 0 | | | (F 7 H) EOX | | | | 0 0 0 0 (F 0 H)-バンクロ ステータス | | | | O | | | (F 7 H)-EOX

次ページへ続く

右段へ続く

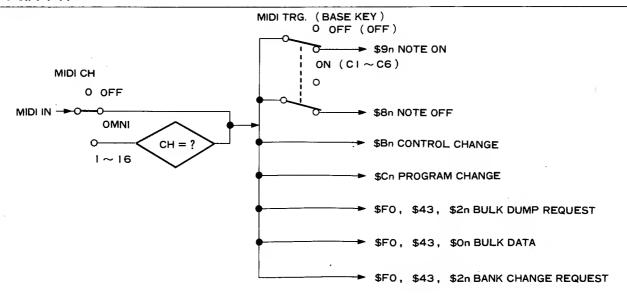
-I)~I5(チャンネル,

ナンバー16)

16パイト

```
ERパターンA
                                                                     | | | | 0 0 0 0 (F 0 H)
ステータス
            11110000 (FOH)
                                                         ステータス
ID No.
             0 | 0 0 0 0 1 1 (4 3 H)
                                                                     0 1 0 0 0 0 1 1 (4 3 H)
                                                         ID No.
                                                         サプステータス 0000nnnn(0nH) n=0(チャンネルナンバ
サプステータス 0000nnnn(OnH) n=0 (チャンネルナンバ
                                  ー1)~15 (チャンネル
                                  ナンバー(6)
                                                                     0 | | | | | | 0 (7 E H)
フォーマットNo. 0 | ! | | | O (7 E H)
                                                         フォーマットNo.
パイトカウント
                                                         パイトカウント
                                                                     000000000000H)
            00000001 (0 I H)
                                                                      0 0 0 1 1 1 0 0 (I C H)
パイトカウント
            0 | | 0 | | | 0 (6 E H)
                                                         パイトカウント
                                                                      0 | 0 0 | 1 0 0 (4 C H)"L"
            0 1 0 0 1 1 0 0 (4 C H)"L"
            0 1 0 0 1 1 0 1 (4 D H)"M"
                                                                      0 | 0 0 | | 0 | (4 D H)"M"
                                                                      00100000(20H)スペース
            00100000 (20H)スペース
                                                                      00100000(20H)スペース
            00100000(20H)スペース
                                                                      0 0 1 1 1 0 0 0 (3 8 H)"8"
            0 0 1 1 1 0 0 0 (3 8 H)"8"
                                                                      00110011 (33 H)"3"
            0 0 1 1 0 0 1 1 (3 3 H)"3"
                                                                      0 0 1 1 0 1 1 1 (3 7 H)"7"
            0 0 1 1 0 1 1 1 (3 7 H)"7"
                                                                      00111000 (38H)"8"
            00111000 (38 H)"8"
                                                                      0 | 0 | 0 0 | 1 (5 3 H)"S"
データネーム
            0 1 0 0 0 1 0 1 (4 5 H)"E"
                                                         データネーム
                                                                      00100000(20H)
                                Z = ER \mathcal{N} 9 - \nu 1 \sim 4(1 = A,
ERパターンNo.
            2 = B3 = C4 = D)
                                                      ソフトパージョンNo.
                                                      ソフトパージョンNo. Orrrrrrr
データ
             0 d d d d d d d
                                                                      0 d d d d d d -
                               228バイト
            0 4 4 4 4 4 4
チェックサム
            0 e e e e e e
EOX
             1 1 1 1 0 1 1 1 (F 7 H)
                                                                      0 d d d d d d
                                          ERパターンB
                                                         チェックサム
                                                                      0 e e e e e e
ステータス
             11110000 (FOH)
                                                         EOX
                                                                      11110111 (F 7 H)
E0X
             11110111 (F7H)
                                         ERパターンC
ステータス
            11110000 (FOH)
             | | | | 0 | | | (F 7 H)
EOX
                                         ERパターンD
            | | | | 0000 (FOH)
ステータス
FOX
             | | | | 0 | | | (F 7 H)
```

3. 受信条件



4. 受信データ

4-1 チャンネルインフォメーション

チャンネルボイスメッセージ

①ノートオン

現在選択されているバンクの MIDI チャンネルで受信可能です。

メモリーNo. $1\sim5$, 19, 26のプログラムのとき、MIDI TRG. のパラメーターが ON になっていればトリガーとして受信します。

また、メモリーNo. 20 ~ 24, 39, 40 のプログラムのときは、音程差をコントロールするためのメッセージとして受信します。ベロシティの値は、無視されます。BASE KEYのパラメーターが OFF になっていると受信しません。

ステータス | 0 0 ln n n n (9 n H) n=0 (チャンネルナンバ ーI)~I5 (チャンネル ナンバーI6)

②ノートオフ

このメッセージは、メモリーNo.24 FREEZE 2 の再生終了に使用されます。ベロシティの値は、無視されます。なお受信条件は、①のノートオン・メッセージの場合と同じです。

ステータス 1000nnnn(8nH)n=0(チャンネルナンバ ー1)~15(チャンネル ナンバー16)

③コントロールチェンジ

現在選択されているバンクの MIDI チャンネルで受信可能 です。

受信すると、コントロールアサイン表にもとづき、対応するフットコントローラで変化させるパラメータをコントロールすることができます。

ステータス | 0 | | n n n n (B n H)n=0(チャンネルナンバ ー|)~|5(チャンネル ナンバー(6)

O p p p p p p

④プログラムチェンジ

現在選択されているバンクの MIDI チャンネルで受信可能 です。

受信すると、そのバンクのプログラムチェンジ表にもとず き、任意のプログラムが呼び出されます。

ステータス IIOOnnnn(CnH) n=0 (チャンネルナンバ ーI)~I5 (チャシネル ナンバーI6)

 $n = 0 \sim 127$

4-2 システムインフォメーション

システムエクスクルーシブメッセージ

①メモリー・バルクダンプ・リクエスト

現在選択されているバンクの MIDI チャンネルで受信可能 です。

メッセージを受信すると、指定されたメモリーNo.のプログラムをバルクアウトします。

0 0 1 1 1 0 0 0 (3 8 H)"8" 0 0 1 1 0 0 1 1 (3 3 H)"3" 0 0 1 1 0 1 1 1 (3 7 H)"7" 0 0 1 1 1 0 0 0 (3 8 H)"8" データネーム 0 1 0 0 1 1 0 1 (4 D H)"M"

メモリーNo 0 m m m m m m M = I (メモリーNo.I) ~ 99(メモリーNo.99)

②プログラムチェンジ表・バルクダンプ・リクエスト 現在選択されているバンクの MIDI チャンネルで受信可能 です。

メッセージを受信すると、指定されたバンクのプログラム チェンジ表(プログラムNo.とメモリーNo.の対応表)をバル クアウトします。

サブステータス 00 1 0 n n n n (2 n H) n=0 (チャンネルナンバ ーI)~I5 (チャンネル ナンバーI6)

フォーマットNo. 0 | | | | | | | | 0 (7 E H)
0 | 0 0 | | 0 0 | | 0 0 (4 C H) "L"
0 | 0 0 | | 0 0 0 0 (4 C H) "M"
0 0 | 0 0 0 0 0 0 (2 0 H) スペース
0 0 | 0 0 0 0 0 (2 0 H) スペース
0 0 | | | 0 0 0 0 (3 8 H) "8"
0 0 | | 0 0 | | (3 3 H) "3"
0 0 | | | 0 1 | | (3 7 H) "7"

00111000(38H)"8" データネーム 01010100(54H)"T"

プログラムNo.

③ユーザ・ER パターン・バルクダンプ・リクエスト

現在選択されているバンクの MIDI チャンネルで受信可能で す。

メッセージを受信すると、指定された ER パターンNo.のデータ をバルクアウトします。

```
ステータス
             1 1 1 1 0 0 0 0 (F 0 H)
ID No.
             0 I 0 0 0 0 I I (4 3 H)
サブステータス 00 I 0 n n n n (2 n H) n=0 (チャンネルナンバ
                                    ー1)~15 (チャンネル
                                    ナンバー16)
フォーマットNo. 0 | | | | | 1 | 0 (7 E H)
             0 1 0 0 1 1 0 0 (4 C H) "L"
             0 | 0 0 | | 0 | (4 D H)"M"
             00100000(20H)スペース
             00100000(20H)スペース
             00111000 (38 H) "8"
             00110011 (33H) "3"
             00110111 (37 H) "7"
             00111000 (38 H) "8"
データネーム.
             0 1 0 0 0 1 0 1 (4 5 H) "E"
ERパターンNo.
             0 2 2 2 2 2 2 2
                                 Z=ERパターン1~4
                                    (1 = A, 2 = B, 3 = C,
                                    4 = D)
FOX
             1 1 1 1 0 1 1 1 (F 7 H)
```

④システムセットアップデータ、バルクダンプ・リクエスト 現在選択されているバンクの MIDI チャンネルで受信可能で す。

メッセージを受信すると、システムセットアップデータをバ ルクアウトします。

```
0 I 0 0 0 0 I I (4 3 H)
サプステータス 0010nnn(2nH)n=0(チャンネルナンバ
                                  -1)~15 (チャンネル
                                  ナンバー16)
フォーマットNo. 0 | | | | | | | | 0 (7 E H)
            0 | 0 0 | | 0 0 (4 C H) "L"
            0 | 0 0 | | 0 | (4 D H) "M"
            00100000(20H)スペース
            00100000 (20H)スペース
            00111000 (38 H) "8"
            0 0 1 1 0 0 1 1 (3 3 H) "3"
            00110111 (37H)"7"
            0 0 1 1 1 0 0 0 (3 8 H) "8"
```

0 | 0 | 0 0 | | (5 3 H) "S" 00100000(20H)スペース

1111011(F7H)

1 1 1 1 0 0 0 0 (F 0 H)

ステータス

データネーム

EOX

ID No.

⑤バンクチェンジ・リクエスト

現在選択されているバンクの MIDI チャンネルで受信可能 です。

メッセージを受信すると、任意のバンクに切り替わります。

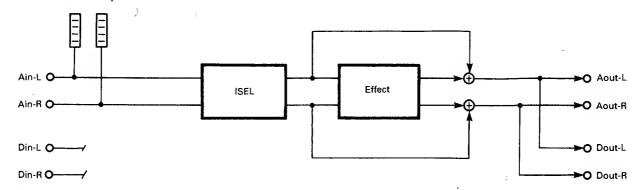
```
11110000 (FOH)
ステータス
ID No.
             0 | 0 0 0 0 1 | (4 3 H)
サブステータス 00 10 n n n n (2 n H) n=0 (チャンネルナンバ
                                     -I)~I5 (チャンネル
                                     ナンバー16)
フォーマットNo. 0 | | | | | 1 | 0 (7 E H)
             0 1 0 0 1 1 0 0 (4 C H)"I"
             0 | 0 0 | | 0 | (4 D H) "M"
             00100000(20H)スペース
             00100000(20H)スペース
             0 0 1 1 1 0 0 0 (3 8 H) "8"
             00110011 (33H) "3"
             00110111 (37 H)"7"
             00111000(38 #)"8"
データネーム
             0 | 0 | 0 | 0 | (5 5 H)"U"
バンクNo.
             0 2 2 2 2 2 2 2 2
                                   Z = N \times O \mid \sim 4 \mid \mid = A.
                                     2 = B, 3 = C, 4 = D
FOX
             1 1 1 1 0 1 1 1 (F 7 H)
```

- ⑥メモリー・バルクデータ 送信データの "メモリー・バルクデータ"と同様。
- (アバンク・プログラムチェンジ表・バルクデータ 送信データの *バンク・プログラムチェンジ表・バルクデ ータ"と同様。
- ⑧ユーザー・ ER パターン・バルクデータ 送信データ、ユーザ・ERパターン・バルクデータ"と同様。
- ⑨システムセットアップ・バルクデータ 送信データの "システムセットアプバルクデータ" と同様。

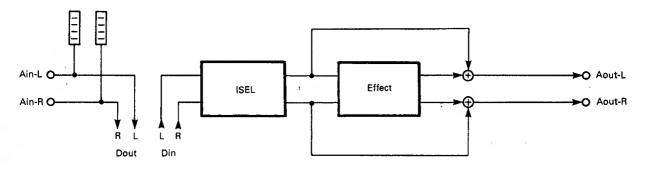
なお、MIDI データファイラー MDF1 やコンピュータなど から受信する場合は、相手側の機器のデータ間の時間間隔 (F7~F0)は、30ms以上の設定にする必要があります。

■ DIGITAL I/O MODE (デジタル I/O モード)

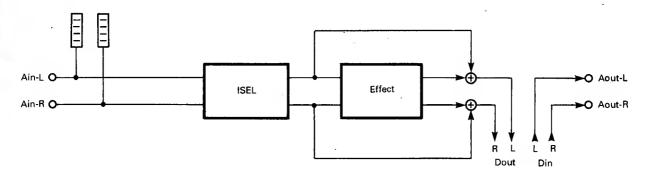
1 Analog



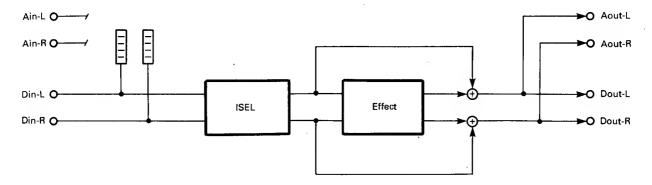
2 Pre



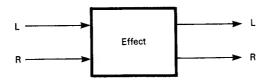
3 Post



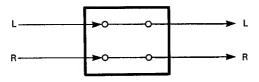
4 Digital



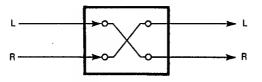
■ INPUT MODE(インプットモード)



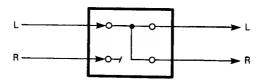
1 Stereo Normal



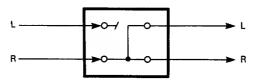
2 Stereo Reverse



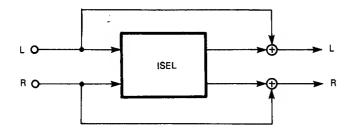
3 Mono L



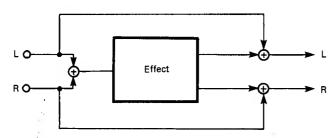
4 Mono R



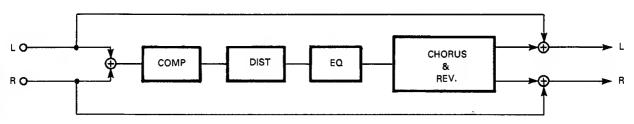
■ EFFECT MODE (エフェクトモード)



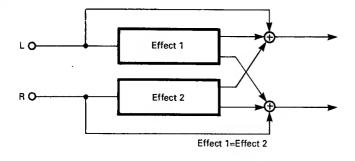
① Single #1~30



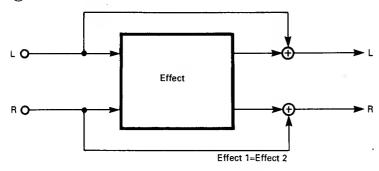
② Multi #31~33



3 2ch In #34~38



4 Stereo #39,40



			- Effect Processor]	
Model	SPX1000	MIDI	Implementation Chart	Version : 1.0

Fur	n cti on:		Recognized:	Remarks
 Basic Channel	Default :	х	: 1 - 16, off : 1 - 16, off	memorized
Mode	Default : Messages : Altered :	X	: OMNIoff/OMNIon : x : x	: memorized
Note Number :	True voice:	X *********	: 0 - 127 : x	:
Velocity		X X	: x : x	
After Touch			: x : x	:
Pitch Bei	nder :	x	: x	; :
*	0 - 120	X	+ : o : :	; ; ;
Control	:		•	•
Change				•
,		-	: : : :	
Prog Change :	True #	X **********	: o 0 - 127	* : *1 :
System E	xclusive	; o	: 0	: Bulk Dump
System : : Common :	Song Pos Song Sel Tune	: x : x : x	: x : x	: :
System Real Time	:Clock e :Commands	x x	: x : x	* : :
:A1	cal ON/OFF : l Notes OFF : tive Sense : set	: x	: x : x : o : x	: : : *2

Mode 1 : OMNI ON, POLY Mode 3 : OMNI OFF, POLY

Mode 2 : OMNI ON, MONO Mode 4 : OMNI OFF, MONO

o : Yes x : No

■ TEST PROGRAM (テストプログラム)

• Test Program Entry

- (1) While pressing the "PARAM" and "TRIG-GER" switches, turn the POWER switch on.
- (2) After the system has entered the Test Program mode, the ROM, ACIA, and Battery checks will be performed automatically. If the Battery check is OK, the LCD will indicate the "TEST BATT. OK" message.
- (3) On the normal operation, when the power switch is turned on, the RAM check will be performed automatically.
- (4) Select a test-number with following operation.
 - Pressing the "↑" (Memory Down) switch will increase the test-number, and pressing the "↓" (Memory Down) switch will decrease it. Press the "RECALL" switch to initiate the test.
- (5) When the test 11 is activated after completion of the tests 1 through 10, the normal operation will be restored.

 Without the completion of the tests 1 through 10, the "CHECK NOT END" message will appear on the LCD.

 When the test 99 is activated, the normal operation will be restored regardless of the

1. TEST 1: LCD Check

completion of the tests.

- (1) Select the test-number "1", and press the "RECALL" switch to initiate the test.
- (2) The entire LCD is turned "ON and OFF" five times.
- (3) Verify the proper lighting of all dots in the LCD.

2. TEST 2: LED Check

- (1) Select the test-number "2", and press the "RECALL" switch to initiate the test.
- (2) The 7-segments LED will indicate the figures of "0" to "99" in sequence.
- (3) The INPUT MODE and DIGITAL I/O indicators will light one after another.
- (4) The switch LED indicators will light one after another in sequence.
- (5) All of the LED indicators and segments will simultaneously light ON and then OFF, and the Memory number display will indicate the "2". At this time, the INPUT level meter LEDs remain OFF.
- (6) Verify the proper lighting of all LED indicators and segments.

●テストプログラムの起動

- "PARAM" キーと "TRIGGER" キーを押しながら、パワースイッチをON します。
- (2) テストプログラムを起動すると、ROM チェック、LSI の制御回線のチェック、及びバッテリーチェックが自動的に行われます。これらのチェックが OK の時には、"TEST BATT. OK"が LCD に表示されます。
- (3) RAM チェックは、通常動作の POWER ON 時 に行われます。
- (4) テストNo.は、フロントパネルのメモリー・アップとメモリー・ダウンキーにより選択し、 "RECALL"キーを押して実行します。
- (5) テスト 1 から10を全て終了後に、テスト11を実 行すると通常動作に戻ります。チェックが全て 終了していない場合には、LCDに "CHECK NOT END" が表示されます。 また、テスト99を実行すると、未実行のテスト があっても通常動作に戻ります。

1. テスト1:LCD 表示器のチェック

- デストナンバー1を選択後、"RECALL" スイッチを押します。
- (2) LCDの全ドットが5回点滅します。
- (3) LCDの全ドットが正しく点灯することを、目視により確認します。

2. テスト2:LED点灯チェック

- (1) テストナンバー 2 を選択後、"RECALL" スイッチを押します。
- (2) インプットモードLEDが、上から順次点灯して いきます。
- (3) デジタル I/O モード LED が、上から順次点灯していきます。
- (4) パネル・キースイッチ内のLEDが、1つずつ点 灯していきます。
- (5) 全LEDが点灯します。(レベルメーター用LED を除く)
- (6) LEDが消灯した後、メモリーLEDが"2"を表示します。

3. TEST 3: Panel Switch Check

- (1) Attach the Foot switches to the TRIGGER1, INC/DEC and BYPASS jacks, and select the test-number "3", and then press the "RECALL" switch to initiate the test.
- (2) The switch name "PUP" (Parameter up) will appear on the LCD as shown below.

3. テスト3:パネルスイッチのチェック

- (1) テストに入る前に、TRIGGER 1, INC/DEC, BYPASS ジャックにフットスイッチを接続しま す。
 - テストナンバー3を選択後、"RECALL" スイッチを押します。
- (2) テストに入ると、次に押すべきスイッチの名称 がLCD に表示されます。

DIAG. V1.0 TEST SWITCH PUP

Press the switch of which the name is indicated on the LCD.

Pressing the correct switch can advance the program.

The order is as shown below;

- (3) 次の順にスイッチを押していきます。
- (O1) [↑] (Parameter Up)
- (O2) [↓] (Parameter Down)
- (03) [SCROLL BACK]
- (04) [EQ]
- (05) [PARAM]
- (06) [INT RAPAM]
- (07) [LEVEL]
- (08) [EXT CTRL ASSIGN]
- (09) [STORE]

- (10) [↑] (Memory Up)
- (11) [↓] (Memory Down)
- (12) [RECALL]
- (13) [UTILITY]
- (14) [TRIGGER]
- (15) [BYPASS]
- (16) [TRIGGER1] (Foot SW)
- (17) [INC/DEC] (Memory INC/DEC-Foot SW)
- (18) [BYPASS] (Foot SW)
- (3) When these tests have been completed successfully, an "OK" message will appear on the LCD.
- (4) 全てのスイッチのチェックが終了すると、LCD には、次のように表示されます。

DIAG. V1.0 TEST SWITCH OK

(4) If an incorrect switch is pressed, the routine cannot proceed to the next switch test. Pressing the switch indicated on the LCD will advance the Switch test.

途中で、スイッチの操作順序を間違えた場合は、 次のスイッチのチェックに進むことが出来ませ ん。LCDに表示されているスイッチから押し直 して下さい。

4. TEST 4: FOOT VOLUME 1 Check

(1) Connect the Foot volume to the FOOT VOL 1 jack on the Front panel.

4. テスト4:フットボリューム1のチェック

(1) テストに入る前に、フロントパネルの FOOT -VOL1 ジャックにフットスイッチを接続します。 テストナンバー4を選択後、"RECALL" スイ ッチを押します。

- (2) Select the test-number "4", and press the "RECALL" switch to initiate the test.
- (3) If the Foot volume will be moved to both the lowest and highest position, the currentry voltage shown on the LCD will be sequentially incremented as shown below.

(2) フットボリュームを徐々に踏み込んでいくと、 LCDの表示が次のように変わっていきます。

DIAG. V1. 0 TEST F. VOL-1 0. 5 DIAG. V1. 0 TEST F. VOL-1 2. 5 DIAG. V1. 0 TEST F. VOL-1 4. 5

When the test is OK,

チェックがOKなら、LCDには、次のように表示されます。

DIAG. V1. 0 TEST F. VOL-1 OK

5. TEST 5: FOOT VOLUME 2 Check

- (1) Connect the Foot volume to the FOOT VOL 2 jack on the Front panel.
- (2) Select the test-number "5", and press the "RECALL" switch to initiate the test.
- (3) Same as the FOOT VOLUME 1 check.

6. TEST 6: Analog Trigger (LINE) Check

- (1) Switch the TRIGGER2 to "LINE".
- (2) Select the test-number "6", and press the "RECALL" switch to initiate the test.
- (3) Apply a sine wave of 1 kHz, -24 dBm to the ANALOG TRIGGERS2 jack.
- (4) If the test is OK, the "TRIG (LINE) OK" message will appear on the LCD.

7. TEST 7: Analog Trigger (MIC) Check

- (1) Switch the TRIGGER2 to "MIC".
- (2) Select the test-number "7", and press the "RECALL" switch to initiate the test.
- (3) Apply a sine wave of 1 kHz, -24 dBm to the ANALOG TRIGGER 2 jack.
- (4) If the test is OK, the "TRIG (MIC) OK" message will appear on the LCD.

5. テスト5: フットボリューム2のチェック

- (1) テストに入る前に、フロントパネルのBYPASS ジャックにフットスイッチを接続します。 テストナンバー5を選択後、"RECALL" スイッチを押します。
- (2) 動作は、フットボリューム1と同様です。

6. テスト6:アナログトリガー(LINE)のチェック

- (1) テストに入る前に、リアパネルのトリガーレベルSW を、LINE側にします。 テストナンバー6を選択後、"RECALL" スイッチを押します。
- (2) TRIGGER2 ジャックに、1kHz/-24dBmのサイン波を加えます。
- (3) テストがOK なら、LCD に "TRIG(LINE)OK" が表示されます。

7. テスト7:アナログトリガー(MIC)のチェック

- (1) テストに入る前に、リアパネルのトリガーレベル SW を、MIC側にします。 テストナンバー 7 を選択後、"RECALL" スイッチを押します。
- (2) TRIGGER 2 ジャックに、1kHz/-24dBmのサイン波を加えます。
- (3) テストがOKなら、LCDに"TRIG (MIC) OK" が表示されます。

8. TEST 8: MIDI Check

- (1) Connect the MIDI IN jack to the MIDI OUT with a MIDI cable, and switch the MIDI OUT/THRU to OUT.
- (2) Select the test-number "8", and press the "RECALL" switch to initiate the test.
- (3) A result of the test will be displayed on the LCD.

When the test is OK,

8. テスト8: MIDI チェック

(1) テストに入る前に、MIDI-INとMIDI-OUT 端子をMIDIケーブルで接続し、リアパネルの MIDI-OUT/THRUスイッチをOUT側にして おきます。

テストナンバー8を選択後、"RECALL" スイッチを押します。

(2) テストの結果がLCDに表示されます。OKの時

DIAG. V1.0 TEST MIDI OK

If the output data from the MIDI OUT don't return to the CPU through the MIDI IN, nor the received data at the CPU is not correct,

NGの時

DIAG. V1.0 TEST MIDI NG

9. TEST 9: AD OFFSET Adjustment

- (1) Connect a powered speaker to the L or R OUTPUT connector in order to obtain sound check.
- (2) Select the test-number "9", and press the "RECALL" switch to initiate the test. If an Offset voltage is present, the click noise can be heard from the seaker.
- (3) Adjust the VR106 on the AD Circuit Board to minimize the click noise level.

10. TEST 10: Factory Set

- (1) Select the test-number "10", and press the "RECALL" switch to initiate the test.
- (2) If this function is activated, the LCD will indicate a message as shown below.

9. テスト9:ADオフセットの調整

- (1) テストに入る前に、パワードスピーカを OUT-PUT L、またはRに接続しておきます。 テストナンバー 9 を選択後、"RECALL" スイッチを押します。
- (2) オフセットがずれていると、スピーカよりクリック音が聞こえます。この時には、ADシートの半固定抵抗 VR106にて、クリック音が最小になるように調整します。

10. テスト10: ファクトリーセット

- (1) テストナンバー10を選択後、"RECALL" スイッチを押します。
- (2) テスト10に入ると、LCDには次のように表示されます。

DIAG. V1.0
RAM INITIALIZE ?

Press the "STORE" switch, the RAM's user area will be set with the Factory set data, and parameters are initialized.

"STORE" スイッチを押すと、ユーザー RAM 領域に、ファクトリー・プリセット値がセット され、またパラメータも初期値にセットされま す。

DIAG. V1. 0 SET USER PROG.

11. TEST 20: DRAM Check

- (1) Select the test-number "20", and press the "RECALL" switch to initiate the test. The DRAMs for DSP are cheked automatically.
- (3) If the test is OK, an "OK" will appear on the LCD as shown below.

11. テスト20: D-RAMチェック

- (1) テストナンバー20を選択後、"RECALL" スイッチを押します。
- (2) DSP用D-RAMがチェックされ、不良ビットが あればLCDに表示されます。OKの時

DI'AG. V1. 0 TEST DRAM OK

If the test is No Good, the LCD will indicate the incorrect bit as shown below.

NGの時

DIAG. V1. 0 TEST DRAM D12

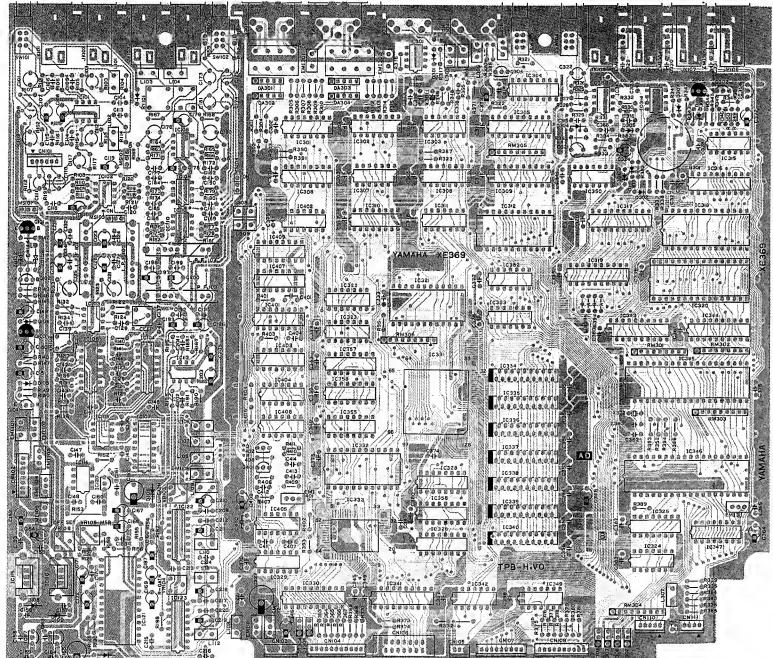
(The data bit 13 is incorrect.)

(データの13ビット目が不良)

■ CIRCUIT BOARDS (シート基板図)

AD Circuit Board

									FOOT S	W	
								_TRIG	GER2		
INPUT		OUTP	UT	DIGI	TAL I/O	MIDI	/	ANA	LOG INC	/DEC	
+ 4dB/L - 20dB(MONO) R	L	R	+ 4dB/ - 20dB	IN	OUT	IN	OUT/ THRU	MIC/ LINE	TRIGGER1 SW	BYPAS	S
						STATE SEASON	(基本) 中国 (B)		Control I		A SE
			14 g	0	9 (TO TO		N A I				
	***			2 1 mm 1 1	454	301	A	1 33			



Components side (部品側)

* Circuit 80ard AD (VF071200) XE369B0 1. IC	
1. IC	
IC101,102,109,110,313:	İ
IC103,105,112,114,314 M5238P (XA013001) OP AMP IC104,106: TC40538P (IG055100) MPX IC107: NJU211D (XC555001) ANALOG IC108: NJM4556DE (XA772001) OP AM IC115: NJM7915A (IG147500) - 15V 1 IC116: NJM7915A (IG147400) 15V 1A IC117: NJM7915A (IG147400) 15V 1A IC117: NJM79105 (IG130500) - 5V 0. IC120: NJM78L05A (IG065510) 5V Reg IC121: PCM78AP (XE394A00) A/D Con IC122,123: PCM56P (X8637001) D/A Conve IC301: AM26LS31PC (XC570001) LINE IC302: TC74HC157P (IR015700) DATA IC303: TC74HC163P (IR016300) CNT IC304,308,407,408: TC74HC163P (IR016300) CNT IC305: TBP28L22N (XF173A00) 8PROM AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402: TC74HC273P (IR027300) D. FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR0039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D Verter IC317: EPL16P8BP 29A (XF029A00) PA IC320: (XF174A00) EPROM 1Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC18P (IR007800) D. FF IC325: TC74HC18P (IR000800) AND IC323,342,349: TC74HC39P (IR007800) D. FF IC325: TC74HC19P (IR000800) AND IC323,342,349: TC74HC38P (IR0013900) DEC IC326,403: TC74HC19P (IR0013900) DEC IC326,403: TC74HC19P (IR001400) D. FF IC328,355: TC74HC19P (IR0017400) D. FF IC336: YM3934 (XE788A00) DEQ2 IC333: YM6007 (XF164A00) DSP2 IC331: TC74HC133P (IR015300) MPX IC334-340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC374P (IR037400) D. FF IC343,344 IC74HC374P (IR03	
M5238P (XA013001) OP AMP TC40538P (IG055100) MPX TC40538P (IG055100) MPX TC40538P (IG055100) MPX TC40538P (IG055100) MPX TC40538P (IG0455001) ANALOG IC108: NJM4556DE (XA772001) OP AM IC115: NJM7915A (IG147500) - 15V 14 IC116: NJM7915A (IG147500) - 15V 14 IC117: NJM79120 (IG130500) - 5V 0.1 IC120: NJM78L05A (IG065510) 5V Reg IC121: PCM78AP (XE394A00) A/D Con IC122,123: PCM78AP (XE394A00) A/D Con IC122,123: PCM56P (X8637001) D/A Conve IC301: AM26LS31PC (XC570001) LINE IC302: TC74HC157P (IR015700) DATA IC303: TC74HC163P (IR016300) CNT IC304,308,407,408: TC74HC163P (IR016300) CNT IC305: TBP28L22N (XF173A00) BPROM IC306: AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402: TC74HC04P (IR000400) INV IC309: TC74HC273P (IR027300) D FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC39P (IR039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D Verter IC317: EPL16P8BP 29A (XF029A00) PA IC318:	Р
IC104,106:	
IC107: NJU211D (XC555001) ANALOG IC108: NJM4556DE (XA772001) OP AN IC115: NJM7915A (IG147500) - 15V 1 IC116: NJM7915A (IG147400) 15V 1A IC117: NJM79L05 (IG130500) - 5V 0. IC120: NJM78L05A (IG065510) 5V Reg IC120: PCM78AP (XE394A00) A/D Con IC122,123: PCM56P (X8637001) D/A Conve IC301: AM26LS31PC (XC570001) LINE IC302: TC74HC157P (IR015700) IAVA IC304,308,407,408	
IC115:	
IC116: NJM7815A (IG147400) 15V 1A IC117: NJM79L12A (XE393A00) - 12V IC119: NJM79L05 (IG130500) - 5V 0.1 IC120: NJM78L05A (IG065510) 5V Reg IC121: PCM78AP (XE394A00) A/D Con IC122,123: PCM56P (X8637001) D/A Conve IC301: AM26LS31PC (XC570001) LINE IC302: TC74HC157P (IR015700) DATA IC303: TC74HC157P (IR016300) CNT IC304,308,407,408: TC74HC163P (IR016300) CNT IC305: TBP28L22N (XF173A00) BPROM IC306: AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402: TC74HC04P (IR000400) INV IC309: TC74HC273P (IR027300) D. FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR027300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D Verter IC317: EPL16P8BP 29A (XF029A00) PA IC320: (XF174A00) EPROM 1Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC08P (IR000800) AND IC323,342,349: TC74HC39P (IR007400) D. FF IC326,403: TC74HC14P (IR001400) D. FF IC328,355: TC74HC153P (IR013300) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR013300) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR013300) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC174P (IR017400) D. FF IC326,403: TC74HC174P (IR017400) D. FF IC326,334 ~ 340: M881C4256-10PSZ (XE071A00) IMbit IC341: TC74HC373P (IR037300) D-LAT IC343,344 IC74HC373P (IR037300) D-LAT IC346: HD63803P (IG105200) CPU 8bit HD63821P (X8258001) CPU PIA IC340: HD63803P (IG105200) CPU 8bit HD63821P (X8258001) CPU PIA IC340: HD63803P (IG105200) CPU 8bit HD63821P (X8258001) CPU PIA IC340: HD63803P (IG105200) CPU 8bit HD63821P (X8258001) CPU PIA IC340: HD63803P (IG105200) CPU 8bit HD63803P (IG105200) CPU 8bit HD63803P (IG105200) CPU 8bit HD63803P (IG105200) CPU Rb1 IC350: TC40668P (IG001270) ANAL06	
IC117:	A
IC119:	0.1A
IC121:	A !
IC122,123:	
IC301: AM26LS31PC (XC570001) LINE IC302: TC74HC157P (IR015700) DATA IC304; 308,407,408 TC74HCU04 (IG142200) INV IC304; 308,407,408 TC74HC163P (IR016300) CNT IC305: TBP28L22N (XF173A00) 8PROM IC306: AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402: TC74HC04P (IR000400) INV IC309: TC74HC273P (IR027300) D. FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D Verter IC317: EPL16P8BP 29A (XF029A00) PA IC319: EPL16P8BP 30A (XF030A00) PA IC320: (XF174A00) EPROM 1 Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC08P (IR000800) AND IC323,342,349: TC74HC08P (IR000800) AND IC325: TC74HC13PP (IR007400) D. FF IC326,403: TC74HC15PP (IR013900) DEC IC326,403: TC74HC15PP (IR017400) D. FF IC328,355: TC74HC15PP (IR017400) D. FF IC332: YM3934 (XE788A00) PM2 IC331: YM6007 (XF164A00) DSP2 IC332: YM3934 (XE788A00) PM2 IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC373P (IR037300) D-LAT IC346: HD63821P (X8258001) CPU Bbit IC340: TC40668P (IG001270) ANALOG	/erter
IC302: TC74HC157P (IR015700) DATA IC303: TC74HCU04 (IG142200) INV IC304,308,407,408: TC74HC163P (IR016300) CNT IC306: AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402: TC74HC04P (IR000400) INV IC309: TC74HC273P (IR027300) D FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D verter IC317: EPL16P8BP 29A (XF029A00) PA IC318:	DRIV
IC304,308,407,408	SEL
TC74HC163P (IR016300) CNT IC305: TBP28L22N (XF173A00) 8PROM IC306: AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402:	!
IC305: TBP28L22N (XF173A00) 8PROM AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402: TC74HC04P (IR000400) INV IC309: TC74HC273P (IR027300) D FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D Verter IC317: EPL16P8BP 29A (XF029A00) PA IC319: EPL16P8BP 30A (XF030A00) PA IC320: (XF174A00) EPROM 1Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC13PP (IR007400) D. FF IC326,403: TC74HC14P (IR007400) D. FF IC328,355: TC74HC153P (IR017300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) PA IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC374P (IR037300) D-LAT IC345: HD63821P (X8258001) CPU PlA IC346: HD63821P (X8258001) CPU PlA IC346: HD63821P (X8258001) CPU PlA IC360: TC40668P (IG001270) ANALOG	
IC306: AM26LS32PC (XC571001) LINE RECEIVER IC307,324,329,402: TC74HC04P (IR000400) INV IC309: TC74HC273P (IR027300) D FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D Verter IC317: EPL16P8BP 29A (XF029A00) PA IC318:	256
IC307,324,329,402:	
TC74HC04P (IR000400) INV IC309: TC74HC273P (IR027300) D. FF IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D verter IC317: EPL16P8BP 29A (XF029A00) PA IC318: μPD43256CL-15 (XC444001) SR IC319: EPL16P8BP 30A (XF030A00) PA IC320: (XF174A00) EPROM 1 Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC08P (IR000800) AND IC323,342,349: IC34C44C14P (IR007400) D. FF IC326,403: TC74HC13PP (IR013900) DEC IC328,355: TC74HC153P (IR013900) DEC IC328,355: TC74HC153P (IR017400) D. FF IC332: YM6007 (XF164A00) DSP2 IC332: YM6007 (XF164A00) DSP2 IC333: YM3934 (XE788A00) PMM2 IC341: TC74HC373P (IR037400) D. FF IC343,344 IC345: HD63821P (X8258001) CPU Bbit IC346: HD63821P (X8258001) CPU PIA	Ì
IC309:	1
IC310: YM3422 (XE862001) ES1 IC311: TC74HC393P (IR039300) CNT IC312: HD63850P (IG147300) ACIA IC315: TC74HC14P (IR001400) INV IC316: ADC0844CCN (XC521001) A/D Verter IC317: EPL16P8BP 29A (XF029A00) PA IC318: μPD43256CL-15 (XC444001) SR IC319: EPL16P8BP 30A (XF030A00) PA IC320: (XF174A00) EPROM 1Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC08P (IR000800) AND IC323,342,349: TC74HC74P (IR007400) D. FF IC325: TC74HC139P (IR013900) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM3934 (XE788A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC373P (IR037400) D. FF IC343,344	- 1
IC312;	- 1
IC315:	- 1
IC316: ADC0844CCN (XC521001) A/D verter IC317: EPL16P8BP 29A (XF029A00) PA IC318: μPD43256CL-15 (XC444001) SF IC319: EPL16P8BP 30A (XF030A00) PA IC320: (XF174A00) EPROM 1Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC08P (IR000800) AND IC323,342,349: TC74HC74P (IR007400) D. FF IC325: TC74HC139P (IR013900) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE788A00) PMM2 IC341: TC74HC373P (IR037400) D. FF IC343,344	1
Verter	Con
IC318:	
IC319:	
IC320: (XF174A00) EPROM 1Mbit IC321: YM3807 (IT380700) MOD IC322: TC74HC08P (IR000800) AND IC323,342,349: TC74HC74P (IR007400) D. FF IC325: TC74HC139P (IR013900) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE788A00) PMM2 IC341: TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037400) D. FF IC345: HD63803P (IR037300) D-LAT IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	AIVI
IC321: YM3807 (IT380700) MOD IC322: TC74HC08P (IR000800) AND IC323,342,349: TC74HC13P (IR007400) D. FF IC325. TC74HC13P (IR013900) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE78A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC373P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	- 1
IC325; TC74HC139P (IR013900) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355; TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE788A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) IMbit TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC346: HD63803P (IR037300) CPU 8bit IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	,
IC325. TC74HC139P (IR013900) DEC IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE788A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) IMbit TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC346: HD63803P (IG105200) CPU 8bit IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	
IC326,403: TC74HC174P (IR017400) D. FF IC328,355: TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE798A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC345: HD63803P (IG105200) CPU PIA IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	
IC328,355: TC74HC153P (IR015300) MPX IC331: YM6007 (XF164A00) DSP2 IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE798A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC373P (IR037400) D. FF IC343,344: TC74HC373P (IR037400) D-LAT IC345: HD63803P (IG105200) CPU PIA IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	
IC332: YM6104 (XE788A00) DEQ2 IC333: YM3934 (XE798A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC345: HD63803P (IG105200) CPU 8bit IC346: HD63821P (X8258001) CPU PIL IC350: TC40668P (IG001270) ANALOG	
IC333: YM3934 (XE798A00) PMM2 IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC345: HD63B03P (IG105200) CPU 8bit IC346: HD63821P (X8258001) CPU Pla IC350: TC40668P (IG001270) ANALOG	Į
IC334~340: M881C4256-10PSZ (XE071A00) 1Mbit IC341: TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC345: HD63803P (IG105200) CPU 8bit IC346: HD63821P (X8258001) CPU PlA IC350: TC40668P (IG001270) ANALOG	
1Mbit 1C341: TC74HC374P (IR037400) D. FF IC343,344: TC74HC373P (IR037300) D-LAT IC345: HD63B03P (IG105200) CPU 8bit IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	RAM
IC343,344: TC74HC373P (IR037300) D-LAT IC345: HD63B03P (IG105200) CPU 8bit IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	1
IC345: HD63B03P (IG105200) CPU 8bit IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	-u
IC346: HD63821P (X8258001) CPU PIA IC350: TC40668P (IG001270) ANALOG	□ □
IC350: TC40668P (IG001270) ANALOG	
ILISKY SKS ADA: TO MHODD (IDDODODO) NAND	SW
IC354: PST5188-2 (IG116200) SYSTEM	DEGL
IC354: PS 15188-2 (IG116200) SYSTEM IC356: TC74HC175P (IR017500) D. FF	UESE
IC357,358: TC74HC166P (IR016600) SREG	'
IC401: TC74HC123P (IR012300) MONO	-FF
IC405: SN74LS624N (IG136400) VCO IC406: MC4044 (IG057900) F, DETECT	
IC406: MC4044 (IG057900) F. DETECT LPF101~104: LP20C986 (XC561001) ACTIVE	_PF
	·
2. Photo Coupler	1
PC301: TLP552 (IK000470)	
3. Digital Transistor DT302.306~308: DTD143FF (VG387100)	:

```
D101,104,105,301~308:
                         1SS133 (IF003450)
11ES4 (VB481900)
     D106~109:
  7. Zener Diode
     ZD102,103:
                         RD 5. 6EB2 5.6V (IF002140)
  8. Diode Array
                         DAP4 (IF004060)
DAN401 25M A4 (IF007640)
     DA301,303:
DA302,304:
  9. Metal Oxide Film Resistor
     R153:
R372:
                         150Ω 1W J (HL315150)
                         6.8Ω 1W J (HL313680)
10. Resistor Array
RM301~306;
                         RMLS8-103J (HZ004730)
 11. Carbon Composition Resistor
     R342:
                         10.0M (HI209990)
 12. Trimmer Potentiometer
                         8 20.0K EVN (VA024900) R-CLIP,
     VR101, 102:
     VR103, 104:
                         8 3.0K 3P EVN (V8135200) R-GAIN,
                         8 200.0K 3P EVN (VE463700) MS8
B 30.0K 3P EVN (VB135500) OFFSET
     VR105:
     VR106:
13. Semiconductive Cera. Cap 0.1\mu\text{F} 16 Z (FZ004110)
 14. Ceramic Resonator
                         11.2896M (VD119200)
8.00M CSA8.00MT (QU008500)
     X302:
 15. EMI Filter
     EMI101 ~ 106,111,112,301 ~ 305,311,401:
LS MT Y223NB (FZ005920)
 16. Noise Filter DIP
                         D-08C2 (VA928400)
     L301,302:
17. Coil
L101~112,303~307:
FL5R200QNT 20μ (VB835000)
 18. Push Switch
                        SUJ (VA025500)
     SW101~104:
19. Relay
     RY101:
                         DC RY12W (KC001900) 12V
```

HLJ0520 (L8202600)

8P TCS4680 (LB605820) DIGITAL I/O

5P SK0266 2 (VF342200) MIDI

CR 2032-P5-2 (V8436900)

20. Phone Jack

21. DIN Jack DN301,302:

JK101~108:

D303,304

22. Lithium 8attery

8301.

DT302,306~308: DTD143EF (VG387100) DT304,305: DTB143EF (VF072800)

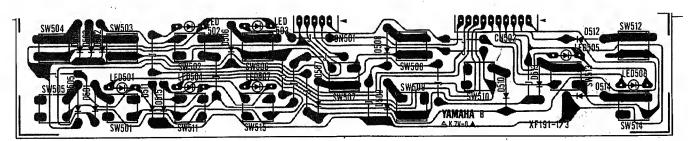
4. Transistor
Q101,103,303: 2SA 1015 Y (IA101520)
Q102,104,302,304,401,402:
2SC 1815 Y (IC181520)

5. Transistor Array IC330: IC347:

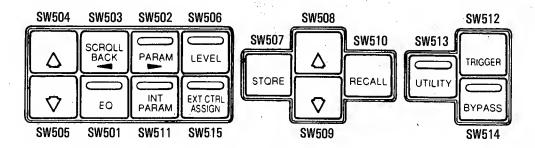
8A6212 (VF074800) TD62506P (IG138700)

SPX1000

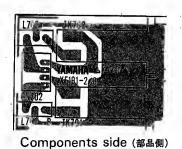
• FP 1/3 Circuit Board



Components side (部品側)



• FP 2/3 Circuit Board



2

EXT CTRL/ FOOT VOL

* Circuit Board

Notes)

FP 2/3 (VG068100) XF191B0

1. Coil L701,702:

FL5R200QN 20U (VB971100)

2. Phone Jack JK701,702:

HLJ0520 (LB202300) EXT CTRL/FOOT VOL

• FP 3/3 Circuit Board



INPUT L-9-R

Notes)

* Circuit Board

FP 3/3 (VG068100) XF191B0

1. Variable Resistor VR701:

A10.0K × 2 RK161222 (VD979800) INPUT

Components side (部品側)

Notes)

* Circuit Board

FP 1/3 (VG06B100) XF191B0

1. Diode D501~515:

1SS133 (IF003450)

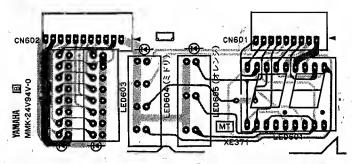
2. LED LED 501 ~ 507:

GL1HD212 (VG149600) RED

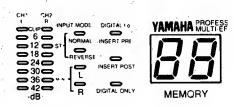
3. Push Switch SW501 ~ 515:

KHH1090B (KA907030)

• MT Circuit Board



Components side (部品側)



Notes)

* Circuit Board

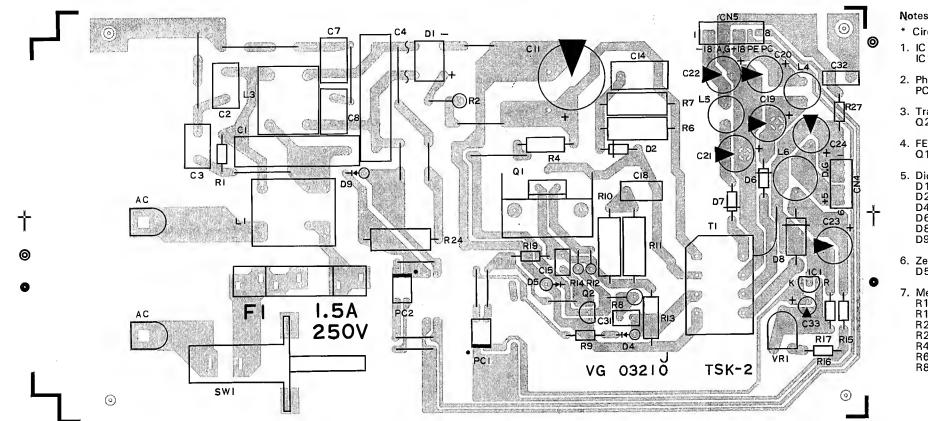
MT (VF071500) XE371B0

1. LED Display LED601: LED602,603: LED604: LED605:

SX-25J (VA039100) MEMORY LN526RK (VD118900) Meter SX-25T Green (VG150100) INPUT MODE SX-25U Orange (VG150000) DIGITAL I/O

FP: 3NA-VG06810

• PS Circuit Board (Japanese Model)



Notes)

* Circuit Board PS (VG032100)

IC 1: μPC 1093J (IX801910) Regulator

2. Photo Coupler PC817 (IX551630) PC1,2:

3. Transistor 2SC2655 (IX552940) Q2:

4. FET 2SK1153 (IX803780) 01:

5. Diode S1WB40 (IX802160) D1: D2: 10DF6-FC (IX803800) 1SS84 (IF001380) D6,7: 11DQ06 (IH001530) 31DF1 (IX802480) 1S1555 (IF000460) D8: D9:

6. Zener Diode RD12E B3 (IF006500) D5:

7. Metal Oxide film Resistor
R10,11: 150Ω 2W (HL325150)
R13: 0.82Ω 1W (HX804120)
R2: 6.8Ω 3W (HX804110) R24: 100KΩ 2W (HL328100) 100KΩ 1W (HL318100) 33KΩ 2W (HL327330) 82Ω 0.5W (HX804130)

8. Trimmer Potentiometer RVF08P 1KΩ B (HX804140)

9. Electrolytic Cap C23,24: 1000μF 10V (FX550550)

10. Coil NFR5E203A (GX801470) NFR6UA103 (GX801490) L3:

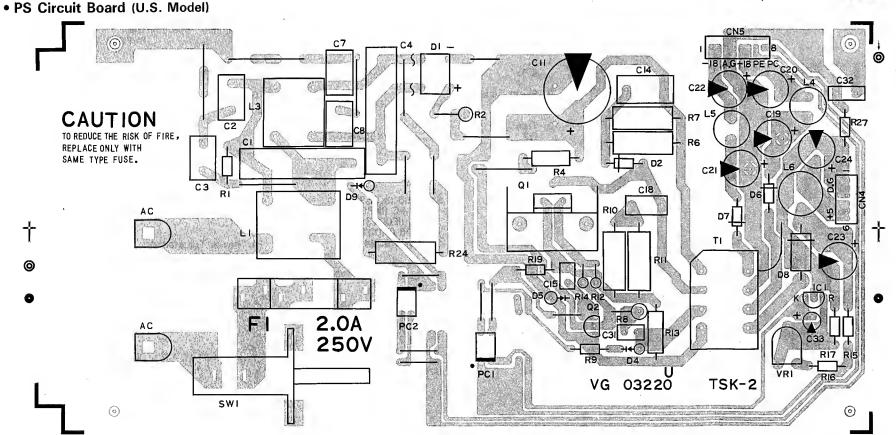
11. Choke Coil L4,5: FL9H470-40 (GX801500) FL11Z180K-60 (GX801510)

12. Power Switch ESB8213V (KX801240) SW1:

13. Fuse 1.5A 250V (LX800830)

14. Power Transformer TMA019 (GX801520)

Components side (部品側)



Notes) * Circuit Board PS (VG032200)

3. Transistor

 μ PC 1093J (IX801910) Regulator IC1:

2. Photo Coupler PC1,2: PC817 (IX551630)

2SC2655 (IX552940) 4. FET

2SK1153 (IX803790) Q1: 5. Diode

\$1WB40 (IX802160) 10DF6-FC (IX803800) 1SS84 (IF001380) D2: D4: D6,7: 11DQ06 (IH001530) 31DF1 (IX802480) D8: D9: 1S1555 (IF000460)

6. Zener Diode RD12E B3 (IF006500)

Metal Oxide film Resistor R10.11: 150Ω 2W (HL325150) R10,11: R13: 0.82Ω 1W (HX804120) 6.8Ω 3W (HX804110) R24: 100KΩ 2W (HL328100) R4: R6,7: R8: 100KΩ 1W (HL318100) 33KΩ 2W (HL327330) 82Ω 0.5W (HX804130) 8. Trimmer Potentiometer RVF08P 1KΩ B (HX804140)

9. Electrolytic Cap 1000μF 10V (FX550550) C23,24:

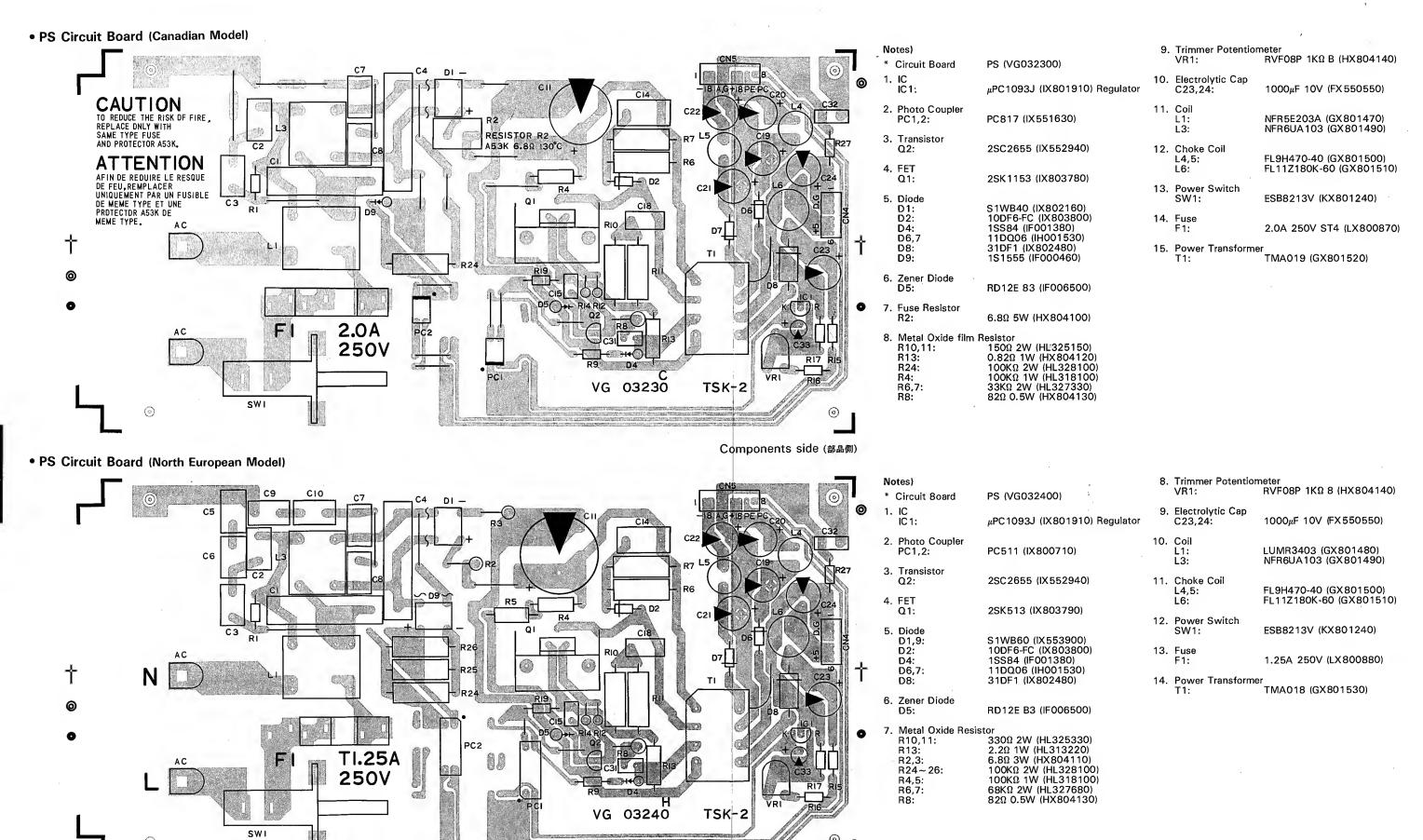
10. Coil L1: NFR5E203A (GX801470) NFR6UA103 (GX801490)

11. Choke Coil FL9H470-40 (GX801500) FL11Z180K-60 (GX801510) L4,5: L6:

12. Power Switch SW1: ESB8213V (KX801240)

13. Fuse 2.0A 250V ST4 (LX800870)

14. Power Transformer TMA019 (GX801520)



Components side (部品側)

49

Professional Multi-Effect Processer



Note) DESTINATION ABBREVIATIONS

J : Japanese model

A : Australian model

U: U.S. model

E: European model

C : Canadian model

D: West German model

X: General model

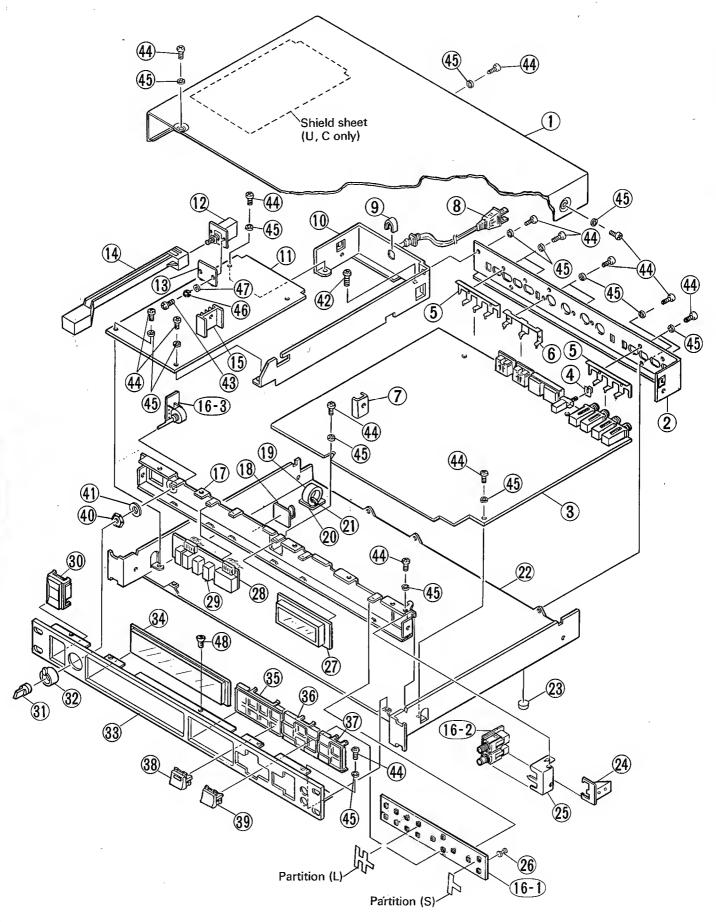
B: British model

M : South African model

I : Indonesian model

H: North European model

■ OVERALL ASSEMBLY (総組立)



	Ref. No.	Part No.	Descriptio	n	部品名	Remarks	ランク
* * *	1 2 3	VF891000 VF071200	Top Cover Rear Panel Circuit Board	A D	トップカバー リアパネル ADシート		09
*	4 5 6 7	VF891900 VF892000 BA011870	Push Button Angle Bracket, JACK DIN Socket Holder Heat Sink		プッシュボタン JACKアングル DINソケットホルダ 放 熱 器		01 02 01 03
	8 8 8	VD279200 VD654200 VD279800	AC Cord AC Cord AC Cord	2P 7A 2.5M 3P 10A 2.44M 3P 6A 2.5M	放 熱 器 電源 コード 電源 コード	J U,C H	04 05 08
* 1 * 1	9 9 10 10	CB032840 VF891200 VF892500	Cord Strain Relief Cord Strain Relief Panel,Power Supply Panel,Power Supply	SR-5KN-4 SR-5N-4	コードストッパー コードストッパー 電源パネル 電源パネル	U.C H J U.C	02 01 07 07
*]	10 11 11	VF892600 VG032100 VG032200	Panel,Power Supply Circuit Board Circuit Board Circuit Board	PS PS PS	<u>電源パネル</u> P S シート P S シート P S シート]]	07 18 18 18
* 1	11 12 13	VG032400 KX801240 AX804140	Circuit Board Power Switch Angle Bracket,POWER	PS ESB8213V YG-4030-009	P S シ ー ト パ ワ ー ス イ ッ チ パワースイッチパネル	C H	20
* 1	15	AX804130 VG068100	Push Rod Heat Sink Circuit Board Circuit Board	SDA-25-BS-ANO FP FP1/3	ブッシュロッド 放 熱 器 FPシート FP1/ 3 シート		02
*	16-2 16-3 17	VF891300	Circuit Board Circuit Board Sub Panel	FP2/3 FP3/3	F P 2 / 3 シート F P 3 / 3 シート サプパネル		05
	18 19 20 21	GE300770 CB835590 CB069250	Cord Keep Ferrite Ring Ring Keep Cord Clamper	K-103G FR25/15/12-2000 TMS-20 BK-1	コードキープ フェライトリング パンド 固定 具 束線止め		01 06 01
# 3	22 23 24 25	VF890800 CB037120	Bottom Cover Foot Angle Bracket, JK		ボトムカバー スベリ座 J K 押え金具 J K 金具		01 01 02
* :	26 2 7 28	VG631000 VF874500 VF071500	Card Spacer LCD Assembly Clrcuit Board	KGPS-4S 16X2 HT	カードスペーサー LCD ASS'Y MTシート		
*	29 30 31 32		LED Spacer Switch Escutcheon Knob		LEDスペーサー スイッチエスカッション 内ツマミ 外ツマミ	POVER INPUT L INPUT R	02 01 02 02
* *	3 3 3 4 3 5	VF891400 VF888300 VF890200	Front Panel Cover, Meter Escutcheon		フロントパネル メーターカバー エスカッション	<8>	11
*	36 37 38 38	VF890000 VF888800	Escutcheon Escutcheon Push Button Push Button		エスカッション エスカッション ブッシュボタン	< 4 > < 3 > E Q P A R A M	
*	38 38 38 38	VF895700 VG091400	Push Button Push Button Push Button Push Button		ブッシュポタン ブッシュボタン ブッシュボタン ブッシュボタン	INT PARAM LEVEL EXT CTRL ASSIGN UTILITY	
* * *	38 39 39 39	VF895400 VF895300 VF895600	Push Button Push Button Push Button Push Button Push Button		ブッシュボタン プッシュボタン ブッシュボタン ブッシュボタン	BYPASS T SCROLL BACK	
*-	39 39 39 40	VF895900 VF896100	Push Button Push Button Push Button Hexagonal Nut	φ 9.0 FNH33G	ブッシュボタン ブッシュボタン アッシュオタン 特殊六角ナット	STORE RECALL TRIGGER	01
	41 42 43	EV201902 ED340066 ED030066	Flat Washer Bind Head Screw Bind Head Screw Bind Head Screw	φ 9.0 FCM33G 4.0X6 FCM3BL 3.0X6 ZMC2Y 3.0X8 ZMC2BL	平座 金 パインド 小 ネ ジ パインド 小 ネ ジ パインド 小 ネ ジ	U.C.H	01 01 01
	45 46 47 48	EV413036 EV300036 EV200036	Toothed Lock Washer Spring Lock Washer Flat Washer Flat head screw	A 3.0 ZHC2BL φ 3.0 ZHC2Y φ 3.0 ZHC2Y 3.0 ZHC2Y 3.0X6 FCN3-BL	が が が が が な の が の が の の の の の の の の の の の の の		01 01 01 01
L	Nove	】 Parts(新規				ー ランク:Japan or	<u> </u>

■ ELECTRICAL PARTS(電気部品)

	- 5	LECIKI	CAL PARIS(電気部品	,			
	Ref. No.	Part No.	Descriptio	n	部品名	Remarks	ランク
#		VF071200	Circuit Board	AD	A D シート	,	
*		WF071500	Circuit Board Circuit Board	MT FP	MTシート		1 1
*		VG032100	Circuit Board Circuit Board	PS	F P シート	١,	
#		VG032200	Circuit Board	PS	P S シート P S シート	J II	18
*			Circuit Board	PS	PSシート	C	18 18
*			Circuit Board	PS	PSシート	H	20
*			Circuit Board	AD	A D シート		
ŀ		16001390		NJM4558DV	I C	OP AMP.	03
- 1		XA013001		M5238P	îč	OP AMP.	04
ł		XA772001 IG065510		NJM4558DE NJM78L05A	I C	OP AMP.	03
- 1		16130500		NJM79L05	I C	5V Regulator -5V 0.1A	03
		IG147400		NJM 7815A	lič	15V 1A	04
Ī		IG147500		NJN 7915A	İČ	-15V 1A	04
*		XE393A00		NJM79L12A	IIC	-12V 0.1A	02
- 1		IG116200		PST518B-2	lič	SYSTEM RESET	04
- 1		XC555001		NJU211D	IC	ANALOG SW	07
ŀ		XC581001		LP20C9B6	IC	ACTIVE LPF	0.8
-		IG001270		TC4066BP	I C	ANALOG SW	0.5
ı		IG055100		TC4053BP	îč	MPX	0.5
- 1		IG057900 IG138400		MC4044	j č	F.DETECT	08
- [IG142200		SN74LS624N TC74HCU04	I C	I V C O	07
ŀ		IR000000		TC74HC00P	T C	INV NAND	03
- 1		IR000400		TC74HC04P	i č	INV	03
- 1		IR000800		TC74HC08P	lič	AND	03
- 1		IR001400		TC74HC14P	lič	INV	05
		IR007400		TC74HC74P	ÌĊ	D.FF	04
-		IR012300		TC74HC123P	I C	MONO-FF	04
- 1		IR013900		TC7411C139P	I C	DEC	05
-		IR015300		TC74HC153P	I C	MPX	04
١		IR015700		TC74HC157P	îč	DATA-SE	03
ŀ		IR016300 IR016600		TC74HC163P TC74HC166P	I C	CNT	05
- 1		IR017400		TC74HC174P	I C	SREG D.FF	05
		IR017500		TC7411C175P	ič	D.FF	04
		IR027300		TC7411C273P	ič	D.FF	06
L		IR037300	IC	TC74HC373P	lič	D-LATCH	05
ı		IR037400	IC	TC74HC374P	I C	D.FF	06
		1R039300		TC74HC393P	I C	CNT	04
ı		XC570001		AM2BLS31PC	IC	LINE DRIVER	0.5
٠ [-	XC571001		AN26LS32PC	ĪČ	LINE RECEIVER	05
ŀ		IG105200		IID63B03P	ic	CPU 8bit	16
		IG147300 XB258001	1	HD63B50P HD63B21P	1 C	CPU ACIA	09
		XC444001	IC 1C	μ PD43256CL-15	I C	CPU PIA Sram	08
*		XE071A00		MB81C4256-10PS2		IRAM 1Mbit	17
*		XF029A00	lic	EPL16P8BP 29A	ič	PAL	07
*		XF030A00	IC	EPL16P8BP 30A	ÍĊ	PAL	07
*		XF173A00		TBP28L22N	IC	BPROM 256K	07
*		XF174A00			ΙÇ	EPROM 1Mbit	22
		IT380700		Y M 3 8 0 7	ī Č	HOD	15
ŀ		XB637001		PCM56P	I C	D/A Converter	09
*		XC521001 XE394A00		ADCO844CCN	I C	A/D Converter	09
1		XE394800		PCM78AP YM6104	I C	A/D Converter DEQ2	16
		XE798A00		YM3934	IC	PMM2	12
- 1		XE862001		YM3422	lič.	ES1	07
*		XF164A00		YM6007	ic	DSP2	18
- 1		1K000470	Photo Coupler	TLP552	フォトカプラ		06
- 1			Transistor	2SA 1015 Y	トランジスタ	١.	03
			Transistor	2SC 1815 Y	トランジスタ	, and the second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second second	03
*			Digital Transistor	DTB143EF	デジタルトランジスタ		01
*		16128700	Digital Transistor Transistor Array	DTD143EF	デジタルトランジスタ		01
*		10130/00	Transistor Array Transistor Array	TD62506P BA6212	トランジスタアレイ トランジスタアレイ		0.3
		VB481900		11ES4	ダイオード		05
		IF003450		188133	ダイオード		01
-		IF002140	Zener Diode	RD5.6EB2 5.6V	ツェナーダイオード		01
		1F007640	Diode Array	DAN401 25H A4	ダイオードアレイ		03
		1F004060	Diode Array	DAP4	ダイオードアレイ		03
		HL313680	Netal Oxide Film Resistor	6.8Ω 1W J	酸化金属被膜抵抗		01
		HL315150	Metal Oxide Film Resistor	150. Ω 1W J	酸化金属被膜抵抗		01
	1		Resistor Array	RHLS8-103J	抵抗アレイ		02
			CarbonComposition Resistor		ソリッドテイコウ 半 固 定 ボリ ウ ム	D C1 1D 1 C1 1D	01
		VR125900	Trimmer Potentiometer Trimmer Potentiometer	B 20.0K EVN B 3.0K 3P EVN	半回定ポリウム 半固定ポリウム	R-CL1P, L-CL1P R-GAIN, L-GAIN	01
L			I	D J. VII JI E PH	1四人のフンム	" AVIU'T ANIU	1 0 1

Ref. No.	Part No.	Descriptio	n	部品名	Remarks	ランク
	VE463700 FZ004110 VB835000 VA928400	Semiconductive Cera.Cap.	B 30.0K3P EVN B 200.0K 3P EVN 0.1 μ F 16V Z FL5R2000NT 20 μ D-08C2 LS MT Y223NB	半 固 定 ボ リ ウ ム 半 遺 定 ボ リ ウ ム 半 導 体 レ フ イ ズ フ ィ ル タ D I P L C フ ィ ル タ ー E M I	OFFSET NSB	01 01 01 01 05
	QU008500 VD119200 VA025500 LB202600 LB605820	Ceramic Resonator Ceramic Resonator Push Switch Phone Jack DIN Jack	8.00M CSA8.00MT 11.2896M	レフミッカー 動 要子 で ファック スネ 振 振 ボーク ファッション コープ アン・ファッション ネック ター・ファック ター・ファック ター・ファック ファック ファック ファック ファック ファック ファック ファック	D1GITAL I/O	02 02 02 02 02
*	VF342200 KC001900	DIN Jack Relay	5P SK0266 2 DC RY12W	DINコネクタ リレー	W1D1 12V	03
*	VA039100 VD118900 VG150000 VG150100	LED Display	MT SX-25J LN526RK SX-25U Oranse SX-25T Green	M T シート L E D ディスプレイ L E D ディスプレイ L E D ディスプレイ L E D ディスプレイ	MEHORY Meter Digital I/O INPUT HODE	06 05 05 05
*	IF003450 VG149600 VD979800 VB971100	LED Variable Resistor Coil	FL5R200QN 20 µ	F P シート ダイオード L E D ロータリーボリウム コイル	RED INPUT	11 01 01 05 01
*	LB202300	Push Switch Phone Jack Circuit Board	KHH10908 HLJ0520 PS	ブッシュスイッチ ホーンコネクタ P S シート	EXTCTRL/FOOTVOL	
*	VG032200 VG032300	Circuit Board Circuit Board Circuit Board	PS PS	PS > - + PS > - + PS > - +	J U C N	18 18 20
	IX801910 IX551630 IX800710	IC Photo Coupler Photo Coupler	μ PC1093J PC817 PC511	IC フォトカプラ フォトカプラ	Regulator J.U.C H	03 07 05
*	IX552940 IX803780 IX803790 IX802160	Transistor FET FET Diode	2SC2655 2SK1153 2SK513 S1WB40	トランジスタ FET FET ダイオード	J.U.C N J.U.C	01
*	IX553900 IF000460 IF001380 IX803800	Diode Diode	\$1\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\	ダイオード ダイオード ダイオード ダイオード ダイオード	J, U, C	04 01 01
·	IX802480 IH001530	Diode Diode Zener Diode	31DF1 11D006 RD12F R3	ダイオード ダイオード ツェナーダイオード		03 08
*	HX804100 HX804110 HL327330 HL327680	Fuse Resistor Metal Oxide Film Resistor Metal Oxide Film Resistor Metal Oxide Film Resistor Metal Oxide Film Resistor Metal Oxide Film Resistor	6.8Ω 5W 6.8Ω 3W 33KΩ 2W	ヒューズ抵抗 酸化金属被膜抵抗 酸化金属被膜抵抗	C J.U,H J.U,C H J,U,C	0 1 0 1
*	HL325330 HL328100 HX804120 HL313220	Metal Oxide Film Resistor Metal Oxide Film Resistor Metal Oxide Film Resistor Metal Oxide Film Resistor	330 Ω 2 W 100 K Ω 2 W 0.82 Ω 1 W 2.2 Ω 1 W	一酸化金属被膜抵抗 酸化金属碱膜抵抗 酸化金属碳膜抵抗 酸化金属碳膜抵抗	J.U.C	01 01 01
46 46	HX804130	Metal Oxide Film Resistor Metal Oxide Film Resistor Trimmer Potentlometer Electrolytic Cap.	100KΩ 1W 82Ω 0.5W RVF08P 1KΩ B 1000μF 10V NFR5E203A	酸化金属被膜抵抗 酸化金属被膜抵抗 り か り り り り り り り り り り り り り り り り り	J,U.C	01
45 45 45	GX801480 GX801490 GX801500 GX801510	Coil Coil Choke Coil Choke Coil	LUMR3403 NFR6UA103 FL9H470-40 FL11Z180K-60	コイル コイル チョークコイル チョークコイル	H	
*	LX800880 LX800830 LX800870	Fuse Fuse	ESB8213V 1.25A 250V 1.5A 250V 2.0A 250V ST4	バワースイッチ ヒューズ ヒューズ ヒュース	H J U,C	02 05 02
*	GX801530	Power Transformer Power Transformer Fuse Holder	TMA019 TMA018 DC-FH1	電源トランス 電源トランス ヒューズホルダ	J.U.C H	01
*	VF874500 VF881200	LCD Assembly LCD Display	16X2 LW16X22A	LCD ASS'Y 液晶ディスプレイ		16
	VD279200 VD654200 VD279800	AC Cord	2P 7A 2.5M 3P 10A 2.44M 3P 6A 2.5M	電源コード 電源コード 電源コード	J U.C H	04 05 08
# New	 v Parts(新規	部品)			」 ランク:Japan oi	l nly

Ref. No.	Part No.	Descri	ption	部品名	Remarks	ランク
110.		Lithium Battery	CR 2032-P5-2	リチュウム電池	,	0.5
		Ferrite Ring		フェライトリング		06
-						
	,					<u> </u>
•						
			A			
		19				
	•					
					\	
		N				-
					}	

